２０２６年１１月６日

公開見積競争公告

次のとおり公開見積競争に付します。

契約担当職
国立研究開発法人産業技術総合研究所
調達部長　橋本　卓也

１．公開見積競争に付する事項

(1) 件名・数量　　高速DAC/ADCおよびFPGA評価ボード　一式

(2) 特質等　　仕様書による

＜概要＞

本物品は、光学調心系で光集積回路の応答特性を分析するために使用する高速DAC/ADCおよびFPGA評価ボード一式である。内訳として、高速DAC/ADCを搭載したボードおよび、データ処理・通信用のFPGAを搭載した評価ボードから成る。

(3) 納入期限　　２０２７年3月２６日

(4) 納入場所　　国立研究開発法人産業技術総合研究所　つくばセンター　中央事業所

２．公開見積競争に参加する者に必要な資格

(1) 次のイ及びロに掲げる場合のいずれにも該当する者ではないこと。

イ　国立研究開発法人産業技術総合研究所の役員経験者が再就職している又は課長相当級以上の職の経験者が役員等として再就職している。

ロ　総売上高又は事業収入に占める国立研究開発法人産業技術総合研究所との間の取引割合が３分の１以上である。

(2) 本公告の日から競争用見積書提出の時までの期間に国立研究開発法人産業技術総合研究所の契約に係る指名停止等の措置要領に基づく指名停止を受けていないこと。

(3) 公開見積競争説明書の交付を受けた者であること。

(4) 国立研究開発法人産業技術総合研究所の契約事務取扱要領第７条及び第８条に該当しない者であること。なお、同要領第７条及び第８条における「一般競争」は、「公開見積競争」に読み替える。

(5) 技術審査において適格と判断された者であること。

３．公開見積競争説明書の交付及び仕様説明会

(1) 公開見積競争説明書の交付場所

下記７．において交付する。交付を希望する者は、下記７．にその旨を連絡すること。

(2) 仕様説明会の日時及び場所

本件の仕様説明会は開催しない。

４．競争参加に関する事項

(1) 競争参加のための書類の提出期限及び提出場所

２０２６年１１月１３日（金）１６：００　厳守

下記７．に提出すること。なお、メールによる提出を可とする。

５．見積競争に関する事項

(1) 競争用見積書の提出期限及び提出場所

２０２６年１１月２４日（火）１６：００　厳守

下記７．に提出すること。

６．その他

(1) 契約保証金　全部免除

(2) 契約書の作成の要否　要

(3) 契約の相手方の公表

契約の相手方に決定した者は、本件の契約に当たって、契約件名及び数量、契約締結日、契約金額、契約者の商号又は名称、住所及び法人番号等が公表されることについて同意するものとする。

(4) その他、詳細は公開見積競争説明書による。

７．本件に関する問い合わせ先

国立研究開発法人産業技術総合研究所
調達部　調達一室　　櫻井　直子（さくらい　なおこ）
住　所：〒305-8561　茨城県つくば市東1-1-1　中央事業所１群１－１棟３階
電　話：050-3521-3801（直通）、029-860-5549（代表）
メール：ｎａｏｋｏ．ｓａｋｕｒａｉ＠ａｉｓｔ．ｇｏ．ｊｐ