

大規模量子コンピュータシステムに向けた サプライチェーンに関する技術ロードマップ

ー 超伝導方式 ー

国立研究開発法人産業技術総合研究所

国立研究開発法人理化学研究所

富士通株式会社

日本電気株式会社

2025 年 9 月

目次

はじめに	3
量子コンピュータの現状.....	3
超伝導方式の概要.....	5
トランズモン型量子ビットと雑音源.....	6
初期化誤り率	6
1 量子ビットゲート制御.....	7
2 量子ビットゲート制御.....	7
超伝導量子ビットの読み出し.....	8
入出力信号配線.....	9
制御装置.....	9
現状と大規模化に向けた開発要素	11
増幅器	11
超伝導パラメトリック増幅器.....	11
低温低雑音 HEMT 増幅器.....	12
ケーブル.....	13
超伝導量子コンピュータ向けのフラットケーブルに関する技術動向.....	14
超伝導量子コンピュータにおけるフラットケーブル利用の課題.....	14
コネクタ.....	15
高周波コンポーネント.....	17
マイクロ波減衰器.....	17
サーキュレータ、アイソレータ	17
方向性結合器	17
バイアス T.....	18
RF フィルタ	18
赤外光除去フィルタ	18
冷凍機.....	19
最近の希釈冷凍機の方向性	20
将来の希釈冷凍機の方向性	20
制御システム	21
基本構成.....	23
信号生成方法の違い.....	23
諸元比較.....	24
出力信号強度.....	25
ノイズフロア.....	25
位相雑音.....	26
能動リセット.....	26

高性能計算活用	26
表4 個別諸元	27
企業・大学・研究機関等の研究開発動向 2024	30
量子ハードウェア	31
IBM の技術動向.....	31
Google の技術動向	31
Microsoft の技術動向	32
Quantinuum の技術動向	32
制御装置の技術動向	32
量子ミドルウェア・ソフトウェア	33
Xanadu の技術動向.....	34
最近の技術トピック	34
プログラマブル光回路[33].....	34
Xe 原子の長いコヒーレンス時間($T_1 \sim 99$ hours, $T_2 \sim 2.2$ hours)と磁場測定[34].....	35
Noise insensitive なゲート操作[37]	36
NVIDIA	36
Quantum Machines	37
IBM.....	38
Google AI.....	39
Rigetti Computing	40
QuEra	40
Infleqtion	42
Nu Quantum.....	42
C12	43
ダイヤモンド色中心など、スピン量子ビットの技術動向	44
中性原子方式の技術動向	47
マイクロ波 - 光変換の技術動向.....	50
今後の方針	51
参考文献.....	51
謝辞.....	54
著者	54

はじめに

量子コンピュータの実用化および大規模化のためには、周辺デバイス・部品・材料等の高度化とともに、これらのサプライチェーンの構築が重要である。日本の産業は、エレクトロニクスを含むデバイス・部品・材料等に強みを有しているものの、量子コンピュータシステムの技術仕様が明確ではないため、これらに強みを持つ非量子分野の企業にとって参入の障壁が高いという課題があった。そこで、1000 量子ビット超級の量子コンピュータシステムの技術仕方を明確化し、システム全体や必要なデバイス・部品・材料等に関する技術の高度化の道筋を示した技術ロードマップを作成することとした。

量子コンピュータの大規模化に必要となる部素材の開発目標が定量化・明確化された技術ロードマップを広く産業界に提供することで、これまで量子コンピュータ産業に深く関わってきた企業や研究機関・大学だけでなく、非量子分野からの量子コンピュータ開発への参入や、新たなスタートアップ企業の創出等を加速し、安定的かつ強靱なサプライチェーンの実現を目指している。

技術ロードマップの作成にあたっては、国内外の量子コンピュータベンダーや制御装置、部素材サプライヤー、研究機関などから情報を収集し、量子コンピュータシステムの大規模化に向けて現状技術の分析を行った上で、1000 量子ビット超級量子コンピュータの商用化に必須となる部素材等の特定と技術仕様を明確にして、部素材開発に関する情報をとりまとめた。調査の過程で、商用機を目指す有力ベンダーとの連携、日本を中心とした中小企業等のサプライヤーについて部素材開発事業への参画を促し、社会実装に向けた連携活動も行っている。

量子コンピュータの現状

量子コンピューティング技術は 2045 年までに全世界で 4000 億米ドルから 8500 億米ドル（現在のレートで 52 兆円から 110 兆円程度）の価値を創出すると推定されており、材料開発や金融が主なアプリケーションとされている。当面、量子コンピュータ関連産業への投資は続く予想されているが、我が国においてもこの流れに遅れることなく、国内外の量子コンピュータベンダーや制御装置、部素材サプライヤー、研究機関が情報を持ち寄って量子コンピュータの産業化に向けた取り組みを推進する必要がある。

表 1 からわかるように、2 年前に調査した超伝導量子コンピュータを構成する多くの部品・機器は日本企業で開発されたものであり（1 位：日本 31 種の部品、2 位：米国 29 種、3 位：ドイツ 4 種、表 1）、ほぼ日本と米国製部品で完成できる状況であった。また、それらの部品・製品は、超伝導量子コンピュータ部品の重要要素であるとともに、幾つかは技術的な参入障壁が高く、後発の企業が後追いで開発することが困難なチョークポイントとなっている。これらの多くは、例えば通信産業など、非量子産業で発展した部品・装置を応用・転用したものが多く、国および研究機関の支援で性能を向上させさらにシェアを伸ばすことができる可能性がある。これらの部品・装置において 1000 量子ビット超級への課題は小型化・高密度化・省エネルギー化であり、その技術は従来産業においても競争力を増す要因となりうる。

このような理由により、国の支援による事業性と社会受容性は十分にあると考えられ、各機関が持ち寄

った情報を基に、サプライチェーンの俯瞰図とロードマップを作成し、一部の部素材については試作・評価・性能の公表を実施して市場の拡大を図りつつ、非量子分野の企業からの参入障壁を下げ、サプライチェーンの強靱化を図って、我が国の技術でチョークポイントを押さえることが重要である。

量子コンピュータの開発は、基礎研究および実用化に向けた技術開発の両面で急速に進展しつつある。1000 量子ビット超級の量子コンピュータの実現に向けて、サプライチェーンの俯瞰図・ロードマップの作成、部素材の試作等の研究開発に取り組み、これらの成果を他の事業や企業で活用して量子コンピュータの大規模化と事業化を後押しすることが重要である。

表1 調査した超伝導量子コンピュータに使用されていた部品の製造国

製造国	部品数
日本	28
米国	26
ドイツ	3
スイス	3
スウェーデン	3
オランダ	2
フランス	1
台湾	1
米国／日本	3
ドイツ／日本	1
合計	71

量子ビットの物理系として、超伝導、光量子、中性原子、イオントラップ等の技術があるが、まず始めに超伝導方式の量子コンピュータについて調査を行った。

超伝導型量子コンピュータは、もっとも実用化に近いアーキテクチャの一つとされており、すでに一部の量子コンピュータでは古典コンピュータを凌駕する計算能力を発揮する場合があることが報告されている。しかし、それはあくまでも特定の問題に限られており、汎用的な量子コンピュータが古典コンピュータを完全に置き換えるには、なお多くの技術課題が残されている。わが国においても、量子技術が国家戦略の一部に位置づけられており、国産量子コンピュータの実用化および大規模化に向けて、産学官連携による開発支援が進んでおり、周辺デバイス・部品・材料等の高度化とともに、これらのサプライチェーンの構築が求められている。そこで、超伝導量子コンピュータの大規模化に必要な要素技術と研究開発の方向性について調査した結果について報告する。

超伝導方式の概要

超伝導量子コンピュータは、超伝導の電気回路により作られた人工原子を集積化し構成する。制御性・集積性と拡張性に優れ、10 量子ビットから 1000 量子ビット級の超伝導量子コンピュータが近年開発されている。

超伝導量子ビットには、電荷型、磁束型、位相型など様々な種類があるが、その中でもトランズモン型量子ビットは集積化に向いており、現在最も広く研究されている。トランズモン型量子ビットは、2つの超伝導体間にジョセフソン接合（超伝導体間のトンネル効果を利用した素子）を挟んだシンプルな構造をしている（図 1 (b)）。このジョセフソン接合は、近似的にインダクタンスとして扱うことができ、回路全体は LC 共振回路とみなすことができる。希釈冷凍機を用いて極低温環境にこの回路を冷却すると超伝導転移した後にさらに量子力学的な性質を示し、回路のエネルギーが量子化されて離散的なエネルギー準位を持つ。このうち、最低の 2 つのエネルギー準位を量子ビットの $|0\rangle$ 状態と $|1\rangle$ 状態として利用し、量子計算の基本単位として用いる。 $|0\rangle$ と $|1\rangle$ の状態は、それぞれ回路の電荷の波動関数が異なる状態に対応しており（図 1 (c)）、この 2 つの状態を重ね合わせることで量子計算が可能になる。

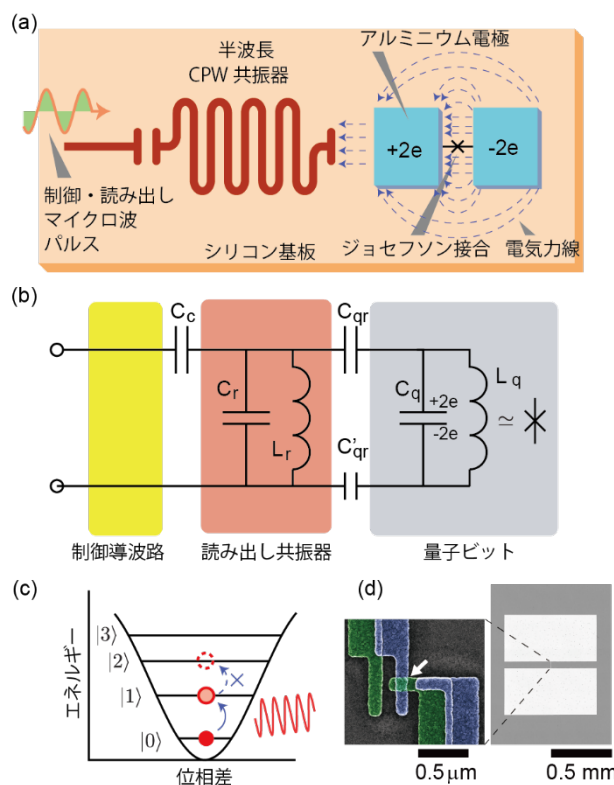


図 1：トランズモン型量子ビット (a) シリコン基板上の超伝導電極として形成されたトランズモン量子ビットと(b)その等価回路。(c) トランズモン型量子ビットのエネルギーポテンシャルと離散的なエネルギー準位。(d) トランズモン型量子ビットの電子顕微鏡像とジョセフソン接合の拡大図

図 1 (c) に示すように、量子ビットの最低エネルギー準位間の遷移エネルギーは、周波数換算すると、量子ビットに結合した LC 共振器（以下、共振器）の共振周波数に対応する。この共振周波数は、超伝導量子コンピュータ開発において重要なパラメータであり、各社で異なる値が採用されている。共振周波数

の選択には、以下の点が考慮される。(1) 熱雑音: 共振周波数が低いほど、熱による励起（熱雑音）の影響を受けやすくなり、量子ビットの初期化誤り率が増大する。(2) 動作帯域幅: 共振器の比帯域幅が一定である場合、共振周波数が高いほど動作帯域幅も広がる。しかし、動作帯域幅が広すぎると、制御パルスが他の量子ビットに影響を与える可能性がある。(3) 寿命: 共振器の Q 値が一定の場合、共振周波数が高いほど量子ビットの寿命（コヒーレンス時間）が短くなる。これは、共振器と環境との相互作用が増加するためである。(4) 超伝導ギャップ: 量子ビットを構成する超伝導体のギャップエネルギー近傍では、量子ビットの寿命が短くなる傾向がある。

これらの要因を総合的に考慮し、2025 年現在、多くの量子コンピュータでは 4 GHz から 9 GHz の共振周波数が採用されている。この周波数帯は、熱雑音の影響を抑制しつつ、十分な動作帯域幅を確保し、かつ、比較的長い寿命を実現できるという点でバランスが取れている。

トランズモン型量子ビットと雑音源

超伝導量子ビットの緩和源は、大まかに LC 共振器の緩和源であるジュール損、誘電損、放射損に加えて、物理系の非線形性が寄与することにより電荷雑音、磁場雑音の影響を受ける（図 2）。

ジュール損は超伝導性を持たない導電体による損失を指しており、量子ビットの動作温度がある温度より高い場合や電磁遮蔽が不十分な場合には、準粒子と呼ばれる損失成分が支配的になる。量子ビット近傍に存在する導電体による損失も含まれる。誘電損は超伝導量子ビットを構成する絶縁体基板、基板と金属膜との界面・金属膜表面などに存在する誘電正接の大きな誘電体がマイクロ波の損失に寄与するものである。 Q 値が 10^7 を超える超伝導量子ビットに対して、誘電正接が 10^{-2} から 10^{-4} 程度の物質が近傍にわずかに存在するだけでも緩和源になり得る。放射損失は量子ビットのエネルギーが空間に輻射する場合であり、量子ビット基板を格納するパッケージ基板やパッケージ筐体の構造に起因する。

超伝導量子ビット特有の雑音源である電荷雑音は、量子ビットの基板中や界面の荷電粒子や基板中の欠陥などに由来する。磁束雑音は超伝導量子ビットが超伝導量子干渉計(SQUID)構造を含む場合において、超伝導ループを貫く磁束が揺らぐことに起因する。極低温下において高い透磁率を有する磁性材料を用いて外部磁界を遮蔽することにより雑音低減が施される。

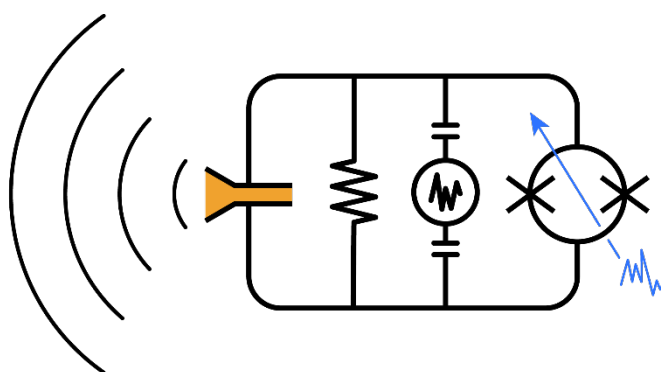


図 2: 超伝導トランズモン型量子ビットの損失源

初期化誤り率

超伝導量子ビットを動作させるためには、初期化の誤り率を十分に低く抑える必要がある。特に表面符

号などの誤り訂正符号を用いる場合、符号距離にも依存するが、典型的には初期化誤り率が 0.1% (10^{-3}) 以下が求められる。

超伝導量子ビットの初期化誤り率は、主に以下の雑音源が原因となる。(1) 熱雑音: 常温の電子回路から伝わる熱雑音は、制御線を通じて量子ビットに影響を与える。(2) 制御装置からの雑音: 制御装置からの電氣的な雑音も、量子ビットの動作を乱す。(3) 冷凍機環境内の雑音: 希釈冷凍機内には様々な装置からの振動や電磁雑音が存在し、量子ビットに影響を与える可能性がある。

例えば、8 GHz で動作する量子ビットの場合、初期化誤り率を 0.1% に抑えるためには、制御線上の雑音を -232 dBm/Hz 以下にする必要がある。これは、非常に微弱な雑音であり、例えば、常温の熱雑音がおおよそ -173 dBm/Hz であることを考えると、約 60 dB の減衰量を必要とする。そのため希釈冷凍機内には多段の減衰器が設置され、量子ビットを外部の雑音から遮蔽している。しかし減衰器の挿入は、信号の減衰だけでなく、信号の遅延や歪みも引き起こすため、量子ビットの制御精度に影響を与える可能性がある。そのため、高性能な減衰器の開発や、量子ビットの設計自体を見直すことで、より高い性能を実現するための研究が進められている。

1 量子ビットゲート制御

量子ビットを操作するためには、最低 2 つのエネルギー準位間の制御、すなわち 1 量子ビットゲートの実装が必須である。これは典型的に、準位間エネルギーに対応するマイクロ波パルスを照射することで実現される(図 1(c)参照)。マイクロ波パルスは、量子ビットの共振周波数で変調された、数ナノ秒から数百ナノ秒のパルス幅を持つものが主に用いられる。

量子ビットはアナログ的な素子であるため、その制御には高精度のアナログ信号が必要となる。パルス波形は、例えば数十ナノ秒の半値全幅を持つガウス関数を包絡線とし、多くの場合、波形に弱い位相変調が加えられる。このため、ベースバンド波形の生成には任意波形発生器が用いられる。制御アナログ帯域幅は数十から数百メガヘルツであり、制御波形の歪みが制御の誤差率を律速するため、伝送系は過渡応答補償や低歪み回路を用いて構成される場合がある。

2 量子ビットゲート制御

超伝導量子ビットにおける 2 量子ビットゲートの実装は、大きく 2 つの方式に大別される。

一つは、直流成分を含む高速な電流パルスにより量子ビットや結合器の遷移間エネルギーを調整するものである。2025 年現在、こちらの方式が主によく用いられている。量子ビットはその遷移間エネルギーを可変するために直流の電流(正確には磁界)によりバイアスされている。数百ナノアンペアから数十マイクロアンペアの直流電流によりバイアスされているため、伝送系に用いられるコネクタ等の接触抵抗が高い場合には発熱源または熱雑音源となる。この遷移間エネルギーを可変するゲート方式では、数十ナノ秒のパルス幅を持つ電流パルスを量子ビットに印加することにより 2 量子ビットゲートが実現する。パルスの立ち上がりと立下りは精密に制御される必要がある。直流から数 GHz の帯域幅を持つアナログ信号が量子ゲートとして必要であるが、伝送系の波形歪みが過渡現象として問題になることが多い。この問題の回避に向けて、伝送系の歪みを補正する機能が制御装置に実装される場合がある。

もう一つは、マイクロ波により誘起する量子ゲート方式である。マイクロ波電圧・電流により物理系のパラメータを励振することで量子ゲートが実現されるため、パラメトリック誘起量子ゲートと呼ばれて

いる。この方式では量子ビット遷移間エネルギーと近い周波数を量子ビットに導入することで実現する。1 量子ビットゲートの実装に用いているマイクロ波周波数と 2 量子ビットゲートの実装周波数の差を離調と呼び、離調の大きさが制御装置に要求される瞬時帯域幅を与える。典型的なマイクロ波パルスの周波数は 100 ナノ秒であり、波形の立ち上がり部と立下り部に精密な振幅と位相変調を必要とする。同一の量子ビットに対して 1 量子ビットゲートと 2 量子ビットゲートを実装するマイクロ波パルスを同時に印加する場合、それぞれのパルスのピーク振幅が大きく異なることがある。30 dB から 40 dB 程度の振幅差が生じる場合には、制御装置のダイナミックレンジが制限要因となる。

超伝導量子ビットの読み出し

超伝導量子ビットの読み出し方式として、2025 年現在、分散読み出し（Dispersive readout）と呼ばれる方式が広く採用されている。分散読み出しとは、超伝導量子ビットとキャパシタを用いて静電的に結合したマイクロ波共振回路にマイクロ波を導波し、その位相変調応答信号を解析することで、量子ビットの $|0\rangle$ 状態と $|1\rangle$ 状態を判別する手法である。

読み出しに用いられる共振回路は、超伝導量子ビットの遷移エネルギーから 1 GHz から 2 GHz 程度離調されて設計される。例えば、超伝導量子ビットの遷移エネルギーが 4 GHz の場合、読み出し共振器は 5.5 GHz に共振周波数を持つように設計される。読み出し共振器の Q 値は、外部 Q 値によって律速されるように設計され、外部結合 Q 値(外部結合線幅)が小さいほど、過渡現象が小さく高速な読み出しが可能となる。しかし、外部結合 Q 値が小さい場合、超伝導量子ビットと読み出し共振器を介した導波路との結合が強くなり、量子ビットの寿命が短くなるというトレードオフが存在する。

読み出し共振器には、ピーク電力として -120 dBm から -130 dBm 程度、パルス幅 100 ナノ秒から 500 ナノ秒の読み出し信号が与えられる。このパルス幅は、量子ビットの状態を十分に变化させるために必要であり、ピーク電力は、量子ビットを過度に励起させないために十分に小さい値が選ばれる。

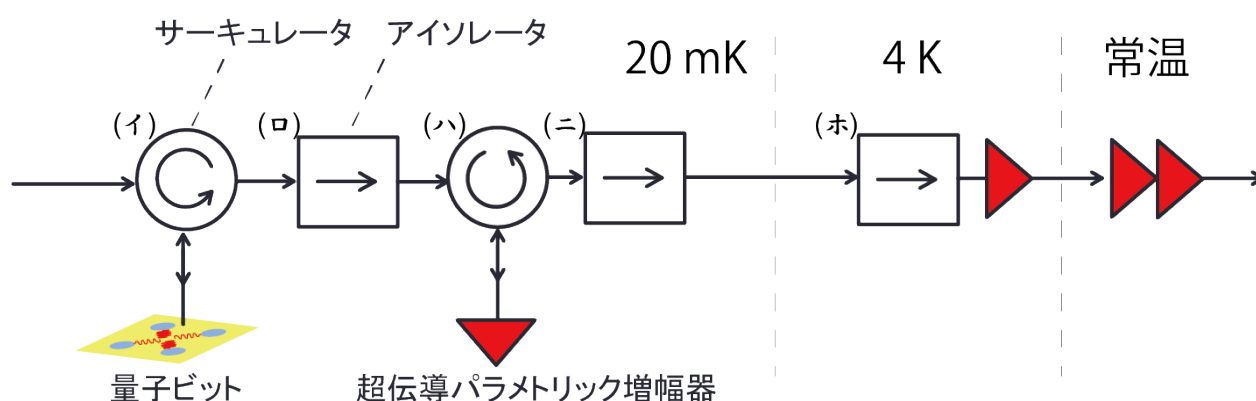


図3: トランズモン型量子ビットの分散読み出し実施例

図3は、量子ビットの読み出し回路の一例である。量子ビットの状態を読み出すために、微弱な読み出し信号が与えられると、まず、サーキュレータ(イ)を通過する。その後、量子ビット基板上の読み出し共振器で反射し、再びサーキュレータ(イ)に戻ってくる。この反射波は、アイソレータ(ロ)とサーキュレータ(ハ)を通過して、パラメトリック増幅器に入力される。パラメトリック増幅器は、非常に低い雑音で信号

を増幅することができるため、微弱な読み出し信号を大幅に増幅し、出力として取り出すことができる。しかし、増幅器の雑音も同時に増幅されてしまうため、量子ビット基板に向けて雑音が逆流してしまう。サーキュレータ(イ)とサーキュレータ(ハ)は、特定の方向にしか信号を通さない素子であるが、わずかな量の信号が逆方向に漏れてしまう。この漏れた信号は、量子ビットに悪影響を与えるため、アイソレータ(ロ)を加えた3つの磁気素子(イ、ロ、ハ)により、60 dB以上の大きな逆方向比を必要とする。

さらに、4 K環境下の低雑音増幅器や、常温に設置された低雑音増幅器から発生する雑音を抑制するために、アイソレータ(ニ、ホ)が用いられている。これらのアイソレータは、増幅器から発生した雑音が量子ビット基板に逆流するのを防ぐ役割を果たす。

また、帯域通過フィルタや低域通過フィルタを組み合わせることで、特定の周波数帯域の雑音をさらに抑制することも可能である。これらのフィルタは、不要な雑音を除去し、必要な信号のみを通過させる役割を果たす。

入出力信号配線

超伝導量子ビットは、アナログの受動素子であり、量子ビットを集積したチップに対して制御を行うことで、論理演算能力を持つ計算機となり得る。多くの場合、制御装置は冷凍機外の常温環境下に置かれ、常温と低温を接続する入出力配線(I/O配線)を必要とする。冷凍機内のI/O配線としては、主に高周波同軸線が用いられている。超伝導量子ビットの動作には、アナログ制御電圧パルスを精密に印加する必要があるため、遮蔽性能に優れた高周波同軸線が広く用いられている。高周波同軸線は、入力信号側と出力信号側とで、異なる線材が用いられる。

入力信号側は、常温における熱雑音を大きく減衰させる目的で、低温で動作する抵抗体を用いたマイクロ波減衰器と、損失の多い線材が用いられる。常温からの低温への熱流入も考慮する必要があるため、配線材の断面積は小さい方が望ましい。しかし、あまりにも細い線材を用いると、冷却の繰り返しによる破断のリスクが高まる。

出力側の同軸線は、得られた信号を可能な限り低損失で読み出せるように、極低温側(0.01 K)から4 Kまでをニオブチタン同軸線で繋ぎ、4 Kに低雑音増幅器が採用される。入力換算雑音温度が数 K以下の低雑音増幅器が用いられることで、微弱な信号検出を可能としている。また、出力側の最低温側には、前述の超伝導回路で構成されたパラメトリック増幅器が広く用いられる。これは、半導体増幅器では量子力学的な信号を読み出すのに十分な雑音特性が得られないためであり、入力換算雑音温度が0.4 K以下、利得20 dB程度の超伝導体を用いた増幅器が採用されることで、量子力学的な信号読み出しに十分な高感度の信号検出を実現している。

制御装置

前述のとおり1量子ビットゲート実装や2量子ビット量子ゲート実装の一部の方式、量子ビット状態読み出しは、マイクロ波パルスが用いられる。アナログ変調帯域幅100 MHzから500 MHz、パルス幅10 ナノ秒～1 マイクロ秒、搬送波周波数が量子ビットエネルギー準位の遷移間周波数を持つマイクロ波パルスを制御装置から送出する。このとき1量子ビットゲート、マイクロ波誘起2量子ビットゲート方式と、量子ビットの読み出しには異なるマイクロ波パルス振幅・パルス幅・搬送波周波数が用いられる。さらに読み出しにジョセフソンパラメトリック増幅器を用いる場合にはポンプパルスマイクロ波信

号が、周波数変調 2 量子ビットゲートを採用する場合には、直流 から 1 GHz 帯域のパルス信号を必要とする。

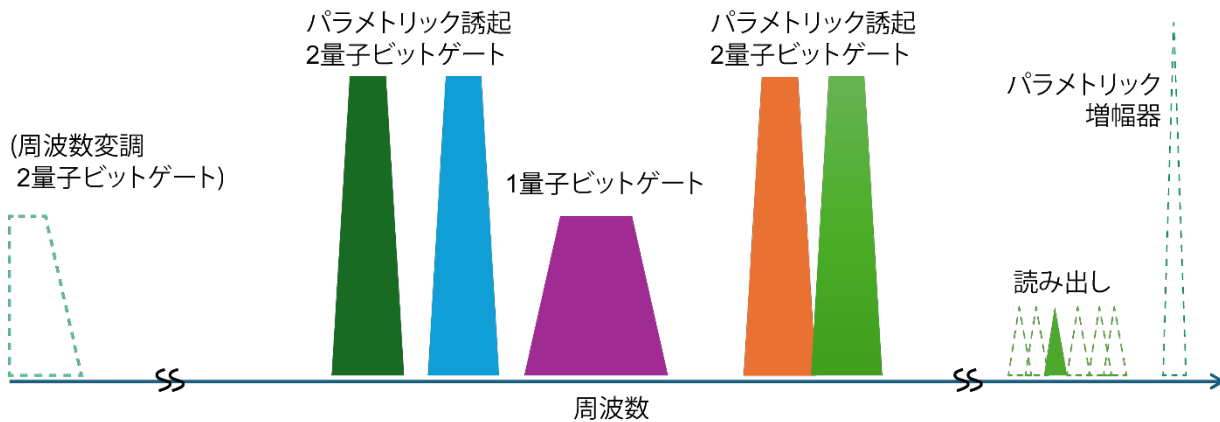


図 4： パラメトリック誘起ゲートを 2 量子ビットゲートに用いた場合の制御信号様式

2 量子ビットゲートとしてパラメトリック誘起量子ゲートを用いた構成において、量子ビット制御パルスと読み出しパルスの周波数配置・パルス帯域幅とパルスピーク電力を図 4 に示す。単一の量子ビットに対しては 1 量子ビットゲート制御パルス、読み出しパルス、2 量子ビットゲート制御パルスが隣接量子ビットの数だけ必要となる。典型的に 1 量子ビット制御パルスは 100 MHz から 300 MHz の帯域幅を持つピーク電力 -90 dBm から -80 dBm 程度のパルスとなる。読み出しパルスは量子ビットエネルギー遷移周波数から 1 GHz から 2 GHz だけ周波数離調しており、変調帯域幅 50 MHz から 100 MHz、ピーク電力-130 dBm から-120 dBm のマイクロ波パルスである。パラメトリック誘起 2 量子ビットゲートを用いる場合には、隣接量子ビットそれぞれに対応する搬送波周波数において、変調帯域幅 200 MHz 程度、ピーク電力 -70 dBm から-90 dBm のマイクロ波パルスが必要となる。

上述の例では一つの量子ビットに対して異なる周波数・ピーク電力のマイクロ波パルスを周波数多重化する必要があるため、単一の D/A 変換器を単一の量子ビットに対応させる場合、ダイナミックレンジ不足により波形の表現能力不足に注意する必要がある。その他制御装置において検討される仕様は次の通りである。

- (A) 波形は数百 MHz の帯域幅を持つパルスであるため、相互変調歪みが十分小さくないとそのパルス波形の立ち上がり立ち下がり部分において位相変調（振幅変調-位相変調変換: AM-PM 変換）が生じる。
- (B) 制御装置の位相揺らぎ(位相雑音)は、短期(1 kHz 程度)は量子ビット実験の繰り返し試行における実験条件の同一性に影響を与える。長期(1 Hz から数時間)は量子ゲート実装における校正(波形の調整)の安定度に影響を与える。
- (C) 大きなダイナミックレンジを必要とする一方で、雑音密度が大きな場合には量子ビットの初期化誤り率・ゲート誤り率に影響を与える。
- (D) 多くの量子誤り訂正符号では、量子ビットに生じる誤りの局所性を基にしている。制御チャンネル間のアナログ信号の漏話を生じ、非局所的な誤りが生じると誤り訂正符号が機能しない。

現状と大規模化に向けた開発要素

増幅器

超伝導量子ビットの読み出しに用いられる増幅器は、大まかに 20 mK 環境下(冷凍機 10 mK ステージ)で動作する超伝導パラメトリック増幅器、4 K 環境(冷凍機 4 K ステージ)で動作する低温低雑音増幅器、常温環境下で動作する低雑音増幅器の 3 種類である。常温動作の低雑音増幅器については、世界各国のマイクロ波コンポーネント製造会社から多様な周波数帯域、ゲインをカバーする製品が供給されているため、ここでは割愛する。Narda-MITEQ 社製品[1]、B&Z Technologies 社製品[2]などが比較的ポピュラーである。

超伝導パラメトリック増幅器

出力ラインの 10 mK ステージ、初段の増幅では、雑音を量子限界近くまで抑えた増幅器が求められる。ジョセフソンパラメトリック増幅器(Josephson Parametric Amplifier, JPA)とジョセフソン進行波パラメトリック増幅器(Josephson Traveling Wave Parametric Amplifier, JTWPA)は、そのような量子限界で動作する増幅器の候補として、開発が進められている。超伝導量子ビットと同じくジョセフソン接合に基づく素子であることから、超伝導量子ビット研究グループが並行して研究・開発を進めているケースも多い。JPA はジョセフソン接合と共振器回路からなる比較的単純な構造であるものの、ゲインのバンド幅が数十 MHz から数百 MHz に制限されることから、量子ビットの多重読み出しに求められる、広い(1 GHz 以上)増幅帯域には対応できないことが多い。このカテゴリーは、Raytheon BBN 社(Quantum Microwave が販売[3])のインピーダンス整合パラメトリック増幅器(ImPA)が製品化されている。5 GHz から 7 GHz で中心周波数を調整可能であるが、瞬時帯域は 300 MHz 程度で、ゲインは 20 dB である。JTWPA は、数 GHz の増幅帯域が可能である。一方、1 素子に 1000 個以上のジョセフソン接合が必要とされるため、再現性や歩留まりがよいとは言えない。それでも、複数の会社から JTWPA が販売されている。価格は概して極めて高価である。広帯域化・低雑音化を軸に研究開発が進められている。

以下、市販の JTWPA について公開されているスペック値を拾っていく(メーカーごとに提示しているパラメータが異なるので、リスト化していない)。オランダ・デルフトに本社を置く QuantWare 社の Crescendo-S[4]は、1 GHz ごとに複数の帯域(4 GHz–5 GHz、5 GHz–6 GHz、6 GHz–7 GHz、7 GHz–8 GHz、8 GHz–9 GHz)を選べ、7 GHz–8 GHz 帯の場合、ゲイン 20 dB 以上、ゲインリプル 3 dB、信号雑音比 14 dB、量子効率 70%、である。ゲインリプルは、回路のインピーダンス・位相不整合などから生じ、ゲインが周波数敏感となる現象である。ゲインリプルは極力避けられるべきである。スウェーデン イェーテボリに本社を置く SCALINQ 社の QET Vidar TWPA Model S[5]は、ゲイン 15 dB、バンド幅 4 GHz-8 GHz(変更可)、信号雑音比 10 dB-20 dB、追加雑音(Added Noise)1 光子以下、最適ポンプ周波数 12 GHz 付近、ポンプ出力-80 dBm、飽和出力-100 dBm、寸法(LxWxH)35.4 mm x 30 mm x 11 mm、重量 100 g である。フランス・グルノーブルに本社を置く Silent Waves 社の The Arigo[6]はゲイン 15 dB 以上、バンド幅 2 GHz、飽和出力-100 dBm、雑音 1 K 以下(最大ゲイン時)である。同社の最新機種 The Carthago[7]では、ゲイン 18 dB 以上、バンド幅 4 GHz、飽和出力-105 dBm、ノイズ 1 K 以下(最大ゲイン時)となっている。シンガポールに本社を置く VASTA PTE. LTD.社[8]の販売する TWPA では周波数帯域 5.5 GHz -7 GHz、挿入損失 1 dB 以下、ゲイン 15 dB 以上、信号雑音比 6 dB 以上、飽和出力-105 dBm、寸法(コネクタ除く)68 mm×18.5 mm×9 mm である。フィンランド・ヘルシンキに本社を置く

Bluefors 社は同社の無冷媒希釈冷凍機 LD もしくは XLD シリーズに、JTWPA をはじめ HEMT やアイソレータなどの量子ビット読み出しに必要なコンポーネント一式を組み込んだ Microwave Readout Module Package[9]を販売しており、パッケージ全体でのパフォーマンスは、バンド幅 5 GHz-7 GHz または 4 GHz-8 GHz、ゲイン 15 dB、追加雑音 $\sim$ 300 mK、ゲインリプル 5 dB 以下、信号雑音比 9 dB、ポンプ周波数 9 GHz-13 GHz、ポンプ強度 -60 dBm から -55 dBm、DC フラックス電流 600 μ A-800 μ A である。

パラメトリック増幅には、ポンプ信号を増幅器に与える必要があり、ポンプ周波数により、三波混合(3-wave mixing, 3WM)と四波混合(4-wave mixing, 4WM)の増幅方式がある。3WM は、増幅したい信号帯域のおおよそ 2 倍の周波数のポンプ信号を与えるため、量子ビットや共振器の周波数との干渉が少ない点で有利であり、上記の市販 JTWPA ではほぼ 3WM が採用されている。一方、比較的高い信号強度が必要なポンプ信号が、高周波側(しばしば 10 GHz 以上)に存在することは、室温エレクトロニクスには追加の要求となる。また、言うまでもないが、3WM であれ、4WM であれ、マイクロ波入力線が(量子ビット制御等の入力線とは別に)用意されている必要がある。量子ビット読み出しを 4 多重で行う場合、1000 量子ビットでは 250 個の増幅器とポンプ信号入力線が必要となる。10 mK ステージのスペースの問題に加えて、ポンプ信号による発熱にも対処する必要がある。これらの問題は、単純に読み出しの多重度を上げる、ということだけでは対処できないかもしれない。John Martinis 氏らが設立した Qolab 社では、量子ビットと同一のチップ上に集積することも可能なジョセフソン光電子増倍管(Josephson photomultiplier)を用いた状態検出方式を採用するとしている[10][11]。

低温低雑音 HEMT 増幅器

出力ラインの 4 K ステージでは、低温動作する HEMT 増幅器による信号増幅が行われる。超伝導量子ビット研究では、スウェーデン・ヨーテボリに本社を置く Low Noise Factory 社[12](以下 LNF と略す)の HEMT 増幅器が高いシェアを持っている。様々な周波数帯域の製品を販売しており、数 100 MHz から 100 GHz 超までをカバーするが、超伝導量子ビット研究では、読み出し周波数に応じて 4 GHz-8 GHz 帯(共振器周波数 $\sim$ 6 GHz)と 4 GHz-16 GHz 帯(共振器周波数 $\sim$ 10 GHz)の製品が広く用いられている。表 2 にこれらの帯域の製品 (2025 年 1 月時点 LNF ホームページに掲載されているもの)の基本性能を示す。主力製品の LNF-LNC4_8G と LNF-LNC4_16C は MMIC(モノリシックマイクロ波集積回路)化されており、性能の安定化、歩留まり向上(ひいては大口発注への対応)が期待される(知名度に比して従業員数の多い会社ではないので、ディスクリート部品を用いたハイブリッド素子では生産数に限界があると思われる)。4 GHz-8 GHz 帯の LNF-LNC4_8F は 2025 年 6 月で廃盤となることが決まっている。また、4 GHz-16 GHz 帯でも以前は LNF-LNC4_16B という型番が主力であったが、個体により消費電力が 25 mW 近くとなるものが含まれ、量子ビット数増加に伴う 4 K ステージの消費電力の増加の懸念があった。LNF-LNC4_16C への移行後は廃盤になっている。

表 2

Model	Frequency	Noise temp.	Noise figure	Average Gain	Connectors	Dimensions (w/o connectors)	Power consumption	Material	IC
LNF-LNC4_8G	4-8 GHz	1.5 K	0.02 dB	40 dB	Female SMA	17.00 × 15.80 × 7.80 mm ³	7.8 mW	InP	Monolithic
LNF-LNC4_8SG	4-8 GHz	1.5 K	0.02 dB	40 dB	Male G3PO	15.48 × 13.80 × 3.56 mm ³	7.8 mW	InP	Monolithic
LNF-LNC4_8F	4-8 GHz	1.5 K	0.022 dB	42 dB	Female SMA	18.31 × 17.00 × 7.80 mm ³	7.8 mW	InP	Hybrid
LNF-LNC4_8F_LG	4-8 GHz	1.5 K	0.022 dB	26 dB	Female SMA	16.57 × 17.00 × 7.80 mm ³	7.0 mW	InP	Hybrid
LNF-LNC4_16C	4-16 GHz	3.1 K	0.05 dB	36 dB	Female SMA	19.87 × 19.60 × 7.80 mm ³	17.6 mW	InP	Monolithic
LNF-LNC4_16SB	4-16 GHz	3.1 K	0.05 dB	36 dB	Male G3PO	19.28 × 20.80 × 3.56 mm ³	17.6 mW	InP	Monolithic

超伝導パラメトリック増幅器の場合と同様、量子ビット読み出しを4多重で行う場合、1000量子ビットでは250個のHEMT増幅器が必要となる。したがって、HEMT増幅器には、小型化と省電力化が求められる。現状で、寸法を律速しているのは素子そのものよりはコネクタと思われ、SMAコネクタを採用すると厚みとして7.80 mm程度は必要となってくる。G3POコネクタ(microSMPと嵌合)を採用した製品(LNF-LNC4_8SG、LNF-LNC4_16SB)も出ており、その場合厚みは3.56 mmまで小さくなる上に、隙間を空けずに積み重ね可能であり、全体として省スペース化できる。ただし、極低温同軸ケーブルのコネクタもG3POに対応している必要があり、SMAコネクタと同程度の信頼性(特に多数回のサーマルサイクルの下で)を確保できるか検証する必要があるだろう。また、この規模では、HEMT増幅器自体の寸法以外にも、室温に設置するDC電源、室温から4 KまでのDC配線の占める領域も慎重に検討する必要がある。

250個のHEMT増幅器を4 Kに設置する際の総消費電力は、4-8 GHz帯素子では7.8 mW × 250 = 1.95 W、4-16 GHz帯素子では17.6 mW × 250 = 4.4 Wとなる。通常の希釈冷凍機の4 Kでの余剰の冷却能力は、数100 mW～1 W程度なので、これらを4 Kステージに搭載する場合には、パルス管冷凍機を追加するなど4 Kステージ冷却能力増強を検討する必要があるだろう。LNF-LNC4_8F_LGはゲインについて妥協(26 dB)して消費電力を抑えた(7 mW)製品である。また、最近のチャルマース工科大学(同じくヨーテボリに所在)との共同研究では、4 GHz-6 GHz帯のノイズ温度2.0 K、ゲイン23.2 dBで消費電力を100 μWまで抑えた超低消費電力ハイブリッド素子を報告している[13][14]。

LNF以外では、米国ニューヨーク州に本社を置くAmpliTech社[15]は、「量子コンピュータ向け」とするHEMT増幅器を販売し、プレスリリースも行っている[16]。6 GHz-8.5 GHz帯で動作するAPTC3-06000850-2K00-D2-Vは、ゲイン42 dBに対してノイズ温度2 K、消費電力4 mWを実現している。本体(ドロップイン)寸法は10.92 mm × 17.78 mm × 7.37 mmである。

日本国内では、日本通信機[17]がHEMT増幅器の製造を行っている。

4 Kステージでの信号増幅は、当面HEMT増幅器が主力となると思われるが、超伝導体に生じるカイネティックインダクタンスの非線形性を用いた増幅器の研究が行われている。例えばNbTiN(窒化ニオブチアン)のT_cは10 K以上であり、4 Kステージの動作も期待できる[18]。

ケーブル

超伝導量子コンピュータの量子ビットに関わる制御配線は、同軸ケーブルが広く利用されている。同軸ケーブルは信号損失が少なく、ケーブル内に電磁界が閉じ込められた独立配線であるため信号間のクロストークを低く抑えることが出来る。一方で、信号損失を抑えるため、芯線が太く柔軟性に乏しく、量子コンピュータの小型化・高密度化に対して、不向きな特性を持つ。特に、量子ビット数の増加に伴い、配線数も飛躍的に増加するため、希釈冷凍機の内部空間の配線スペースの制約が深刻化することが予想さ

れている。フラットケーブルは、薄くて柔軟性があり、高密度実装に適していると考えられており、配線スペースの問題を解決する有望な選択肢として期待されている。具体的なメリットについて、以下に示す。

- ・ **小型化・高密度化:** 同軸ケーブルに比べて占有面積が小さく、配線スペースを有効活用でき、これにより、量子ビット数を増やすためのスペースを確保し、超伝導量子コンピュータ全体の小型化が期待できる。
- ・ **柔軟性:** 柔軟性があるため、複雑な配線経路にも対応可能であり、量子ビットチップや制御回路の配置自由度が高まり、設計の最適化が容易になる。
- ・ **低コスト:** 大量生産に適しており、同軸ケーブルに比べてコストを抑えることが可能。

超伝導量子コンピュータ向けのフラットケーブルに関する技術動向

- ・ **低損失材料の開発:** 量子ビットの制御信号は非常に微弱であるため、信号損失を最小限に抑える必要がある。そのため、誘電体損失の少ない低損失材料の開発が重要となる。具体的には、フッ素樹脂やポリイミドなどの誘電体材料の改良や、新しい誘電体材料の探索が行われている。また、超伝導材料を導体として用いることで、導体損失をゼロに近づける研究も進められている。
- ・ **高周波特性の向上:** 量子ビットの制御には、GHz 帯域のマイクロ波信号が用いられるため、フラットケーブルの高周波特性が重要である。特に、特性インピーダンスの安定性や、反射損失の低減が要求される。そのため、精密なインピーダンス制御技術や、高周波シミュレーション技術の開発が進められている。フラットケーブルの使用においては、信号間のクロストークが大きな課題と考えられているが、フラットケーブル自体のクロストークよりも、フラットケーブル両端のコネクタ部分での信号が高密度であり、電磁波遮蔽が難しいことから、コネクタ部分でのクロストーク特性の改善が必要と考えられる。
- ・ **極低温環境下での信頼性確保:** 超伝導量子コンピュータは、絶対零度に近い極低温環境下で動作するため、フラットケーブルの信頼性確保が重要である。特に、熱収縮による断線や、絶縁破壊を防ぐための対策が必要である。このため、熱膨張係数の小さい材料の選定や、応力緩和設計、絶縁材料の耐電圧特性の評価などが重要となる。
- ・ **多層化技術の開発:** 量子ビット数の増加に伴い、フラットケーブルの信号線数も増加する。そのため、多層化技術を用いて、フラットケーブルの高密度化を図る必要がある。多層化においては、層間絶縁の信頼性や、クロストークの抑制が課題となる。そのため、高精度な積層技術や、シールド構造の最適化などが重要である。
- ・ **コネクタ技術の開発:** フラットケーブルと量子チップや制御回路を接続するためのコネクタ技術も重要である。コネクタは、信号損失を最小限に抑え、かつ極低温環境下で信頼性の高い接続を実現する必要がある。小型・高密度なコネクタの開発や、超伝導材料を用いたコネクタの研究が進められている。

超伝導量子コンピュータにおけるフラットケーブル利用の課題

- ・ **特性インピーダンスの制御:** フラットケーブルの特性インピーダンスは、ケーブルの形状や材料、周囲の環境に依存する。特性インピーダンスが設計値からずれると、信号の反射が発生し、量子

ビットの制御精度が低下する可能性がある。特性インピーダンスを決定する物理パラメータは、極低温化において変化する可能性もあり、材料や構造設計を十分に行う必要がある。

- **クロストークの抑制:** フラットケーブル内の信号線間でクロストークが発生すると、量子ビットの制御信号が誤って伝送される可能性がある。そのため、クロストークを抑制するための設計や、シールド構造の最適化が重要である。
- **極低温環境下での信頼性:** 極低温環境下では、材料の熱収縮や、絶縁材料の劣化などが発生する可能性があり、極低温環境下での信頼性を確保するための材料選定や、設計が重要である。ケーブルベンダとしては、極低温環境の用意やメンテナンスを行うことは、製品開発上、コスト高が懸念される事項であり、容易に試験可能な共有環境の整備が重要である。
- **コスト:** 高性能なフラットケーブルは、製造コストが高くなる傾向があり、元々低コスト化の狙いに反する可能性がある。性能とコストのバランスを考慮した材料選定や、製造プロセスの最適化が重要である。

以上より、超伝導量子コンピュータの発展には、高性能なフラットケーブルの開発・適用が不可欠と考える。今後は、低損失材料の開発、高周波特性の向上、極低温環境下での信頼性確保、多層化技術の開発、コネクタ技術の開発などが、より一層重要になると考えられる。これらの技術開発が進むことで、量子ビット数の増加や、量子コンピュータの性能向上に大きく貢献することが期待される。

コネクタ

超伝導量子ビットは、量子計算に用いる 2 準位のエネルギー間隔に対して熱エネルギーを十分小さくして準位間の熱励起を防ぐため、10 mK 程度まで冷却できる希釈冷凍機内で動作させる必要がある。また、超伝導量子ビットの操作と読出しの信号は、一般的に 5-10 GHz 程度の高周波が用いられる。そのため、室温の高周波エレクトロニクスから希釈冷凍機の最低温度部位に設置した超伝導量子ビットまでの高周波信号の伝送のためには、一般的には高周波ケーブルを希釈冷凍機内に通す必要がある。

一方で、希釈冷凍機の断熱真空容器（缶）の内部は、パルスチューブ冷凍機で冷やすことのできる 50 K と 4 K のステージ、分溜器を設置する 0.7 K のステージ、混合器が設置され最低温度に到達する 10 mK ステージ等の温度の異なるステージが複数存在する。各温度ステージにおいて室温からの熱雑音光子を減衰させるために減衰器を設置する目的から、高周波ケーブルはそれらのステージを貫通する 1 本のケーブルを用いるのではなく、各ステージ間を減衰器によって複数本接続することで構成されている。ステージ間をケーブルで接続し減衰器等の各種高周波コンポーネントと接続するために、高周波コネクタがコネクタライズされたセミリジッド同軸ケーブルが用いられる。

希釈冷凍機内の高周波配線用のコネクタは、超伝導量子ビットやジョセフソンパラメトリックアンプの典型的な動作周波数をカバーする SMA 規格（DC から 18 GHz まで使用可能）が用いられることが多い。一方で、よりサンプルに近い部位（例えば PCB 基板上のレセプタクル）では、サイズの関係から SMA より小さな SMP 規格のコネクタが用いられる。サンプルに近い部位のコネクタやアダプタに関しては、超伝導量子ビット（特に磁束量子ビットや周波数可変型の量子ビット）が磁気ノイズに対して脆弱なため、非磁性のコネクタを用いることが望ましいとされる。非磁性の SMP コネクタについては、少なくとも日本国内の研究機関ではドイツの Rosenberger 社製のコネクタの使用実績が多い状況である。



図5 Rosenberger 社製の SMP コネクタ（左）とアダプタ（右）

SMP よりさらに小型なコネクタが求められる場合は、例えば SMPM 規格のコネクタが用いられる。非磁性の SMPM コネクタ/アダプタは Rosenberger 社にも扱いがなく、国内メーカーの日本航空電子工業株式会社(JAE)製の製品がほぼ唯一の選択肢となる。

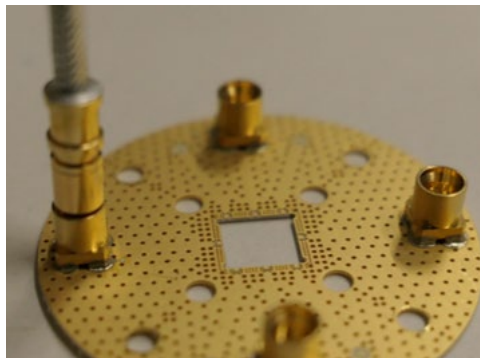


図6 PCB 基板上に取り付けた JAE 社製の SMPM コネクタとアダプタ

ここまで高周波のコネクタについて述べてきたが、周波数可変型の量子ビットの制御、ジョセフソンパラメトリックアンプや冷凍機内スイッチの駆動、HEMT アンプへの電源供給等のために、冷凍機内に直流線を引く必要がある。直流線用のコネクタにも様々な規格があるが、冷凍機外や冷凍機の真空断熱容器のハーメチックシールにはスイスの Fischer 社製のコネクタ（Fischer コネクタ）が用いられる例が多い。また、冷凍機内でより配線密度の高い直流線コネクタを用いる際は、マイクロ D-sub コネクタが用いられることがある。マイクロ D-sub コネクタの製造企業としては、米国の Cinch connectivity solutions 社や TE Connectivity Aerospace Defense and Marine 社が知られている。



図7 TE Connectivity Aerospace Defense and Marine 社製のマイクロ D-sub コネクタ

高周波コンポーネント

超伝導量子ビットを用いた量子計算（極低温マイクロ波制御・測定）のためには、様々なマイクロ波コンポーネントが必要となる。以下、項目ごとに主なサプライヤーの状況について述べる。

マイクロ波減衰器

熱雑音光子の減衰のために冷凍機内の各温度ステージに設置して用いられる。室温用の減衰器のサプライヤーは米国の Mini-Circuits 社や日本の東光電子株式会社等数多くあるが、低温で動作保証された SMA 規格の減衰器は米国の XMA Corp.社や API Technologies 社製品の使用実績が多い。



図8 API Technologies 社製の SMA マイクロ波減衰器

サーキュレータ、アイソレータ

サーキュレータは量子ビットの反射測定を行う際に必要となり、アイソレータはアウトプットラインを逆方向に伝搬するノイズをカットするために用いられる。磁性材料を用いたコンポーネントであり、磁性に温度依存性があるため冷凍機内では低温動作が保証された製品を使用することが望ましい。サプライヤーとしては米国の QuinStar Technology 社とスウェーデンの Low Noise Factory 社の製品の使用実績が多いが、日本通信機株式会社からも 4 K まで動作保証されたアイソレータが販売されている。



図9 日本通信機社製の低温アイソレータ

方向性結合器

方向性結合器は2本の伝送路の間を所定の結合度で結合させたデバイスであり、2本の伝送路の入出力端子の合計4端子のうち1端子を終端することで、端子 A と B の入力を合波して端子 C から出力するデ

バイス、またはその反対方向の動作として端子 C から入力した高周波を端子 A と B に分けて出力するデバイスとして動作する。前者のケースではマイクロ波信号の合波のために、後者のケースではモニタリングのために用いられる。サーキュレータと異なり室温用の製品が極低温でも動作する場合が多いため、サプライヤーの選択肢は比較的多い。例えば、米国の Quantum Microwave 社の製品の使用実績がある。

バイアス T

高周波信号と DC 信号の合成のために用いられる。本研究プロジェクトに参画する研究機関の間では米国の API Technologies 社製の製品の使用実績があったが、本プロジェクトの活動を進める中で、海外の研究機関では米国の Mini-Circuits 社製品の使用実績があること、および米国の Marki Microwave 社製の製品が極低温環境下で問題なく使用できることを確認した。特に Marki Microwave 社の製品は他社の製品に比べて筐体のサイズが小さく、集積化に有利と考えられる。

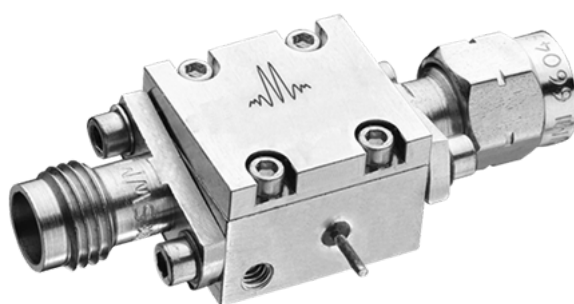


図 10 Marki Microwave 社製の小型バイアス T (型番 BT-0026)

RF フィルタ

入力信号の高調波抑制(ローパスフィルタ)や HEMT アンプからのノイズ抑制(ハイパスフィルタ)等のために用いられる。米国の RLC Electronics 社や Mini-Circuits 社、K&L Electronics 社が主なサプライヤーとして知られている。日本の総合電子は多くの海外の高周波コンポーネントメーカーの代理店となっているが、RF フィルタについては自社製品も存在しており、少なくともバンドパスフィルタについては国内の研究機関で使用実績がある。



図 11 Mini-Circuits 社製のバンドパスフィルタ (型番 VBF-7331+)

赤外光除去フィルタ

エコソープ(電波吸収体)を充填したフィルタであり、赤外の周波数のノイズによる量子ビットの超伝導体における準粒子励起を抑制する目的で用いられる。研究者が自作したフィルタが用いられる例が多かったが、米国の XMA Amphenol 社や川島製作所から製品として販売されるようになってきた。

冷凍機

超伝導およびスピン量子ビットの動作には希釈冷凍機温度（10 mK から 100 mK 程度）が必要である。またここでの主題ではないがダイヤモンド窒素・空孔センターを用いた量子ビットも数 K 程度の低温で動作させることが多く、センシング応用も含め量子系のデバイスの多くは低温環境が必要である。その中でも量子コンピュータの実現に重要な希釈冷凍技術は 1952 年に H.ロンドンにより提唱され、1965 年に実用化された。また 1970 年代には商用機が販売されるようになり、広く物性・素粒子分野を中心として利用されてきた。その冷凍原理ではまずヘリウム 3 を液化することから始まる。その必要な温度は 1.5 K 程度である。従来、液体ヘリウム 4 を真空断熱容器（デュア）に充填し、それを小型のポットにニードルバルブを通じて移送し、減圧（排気）することで 1.5 K の温度を実現していた。昨今では、G-M またはパルスチューブ（パルス管）型機械式冷凍機が 4 K ステージ（多くの場合 3.5 K 程度）の実現に広く使われるようになった。この方法では 2 段式パルスチューブ冷凍機を用い、その 1 段目で 50 K 程度、その後 2 段目で 3.5 K まで気体ヘリウム 3 を冷却した後、Joule-Thomson 弁により JT 膨張させ液化する。この液化方法はいくつかのバリエーションがあるが詳述は避ける。

パルスチューブ型機械式冷凍機を用いると液体ヘリウムをデュアに充填する作業も不要となったため、初期投資は増えるが長期的なコストメリットも含めより使いやすい装置になっている。具体的なサプライヤーとして、Bluefors Oy、Oxford Instruments plc、Leiden Cryogenics BV、Maybell Quantum Industries Inc.、Zero Point Cryogenics、アルバック・クライオ株式会社などがあり、特に量子コンピュータ用途をターゲットとしたスタートアップ企業の活動や各社の新機種種の投入も盛んになっている。

また液体ヘリウムを用いる希釈冷凍機はその構造から実験空間を大きくすることが困難であることに對し、パルスチューブ冷凍機を利用した無冷媒希釈冷凍機の場合その構造の簡便さから実験空間を大幅に大きくすることができる。これは多くの配線を必要とする量子コンピュータには必須の技術となっている。

最低温度の冷却ステージ（混合器プレート、Mixing chamber プレート）は混合器（Mixing chamber）と呼ばれる容器で冷却されている。その混合器には液体ヘリウム 4 と液体ヘリウム 3 が混合された状態で完全に満たされており混合器中には気体・液面は存在しない。ただしその密度の差から、容器下層に僅かに液体ヘリウム 3 が溶け込んだ液体ヘリウム 4 が存在し、上層には液体ヘリウム 3 が分離して存在する状態となっている。ここで重力場中で上方・下方を定義する。具体的には液体ヘリウム 3 は僅かに（約 6.6 %）下層の液体ヘリウム 4 の中に溶け出して（「蒸発」して）おり希薄相（He-3-poor phase）と呼ばれる。上層は 100 %の液体ヘリウム 3 で濃厚相（He-3 rich phase）と呼ばれる。この溶け出すことを「希釈」と表現することから、希釈冷凍機と呼ばれる。その約 6.6 %のヘリウム 3 を含む希薄相の混合液は 0.7 K 程度に温度コントロールされた上方の分留器（still あるいは still chamber、distilling chamber）に移送される。その分留器で希薄相の液面が形成されており、沸点の差から選択的にヘリウム 3 を排気することが可能となっている。これはこの温度（0.7 K）ではヘリウム 3 の蒸気圧はヘリウム 4 よりも 3 桁大きく、排気される気体のヘリウム 3 の濃度は 90 %ほどに達するためである。その排気には室温部に設置されたヘリウム 3 循環ポンプを用いる。排気されたヘリウム 3 は配管を通じて、前記の方法で液化された後、最終的には混合器中の濃厚相に補充される。ここで、分留器中で選択的にヘリウム 3 を排気す

るため、混合液（希薄相）中の液体ヘリウム 3 濃度は 1 %程度となる。よって、連結された混合器中の希薄相の液体ヘリウム 3 の濃度が下がり、それを補うため濃厚相からの液体ヘリウム 3 が希薄相に「蒸発」する。ここでその「蒸発」による潜熱で冷却効果が得られる。この動作を循環させることが希釈冷凍機の原理である。また、室温に設置されるヘリウム 3 循環ポンプからの気体ヘリウム 3 は密閉された管中で 2 段式パルスチューブ機械式冷凍機の 1 段目（50 K ステージ）、2 段目（4 K ステージ、約 3.5 K）で冷却され、JT 弁を通じて液化される。さらに分留器で冷却されつつ混合器に向かう。分留器と混合器の間では、前記の希薄相の液体ヘリウムが上方の分留器に向かうラインとの間で、連続型熱交換器（continuous flow heat exchanger）、ステップ型熱交換器（step heat exchangers）などを用いて熱交換を行っている。この熱交換で混合器から分留器に向かう希薄相の液体は 10 mK 程度から 0.7 K 程度まで加熱され、逆に混合器に向かうヘリウム 3 は冷却される。希釈冷凍機製造の最も難しい技術要素はこの熱交換の部分である。その熱交換効率が最低到達温度を、ヘリウム 3 の循環レートが冷凍能力を決めることとなる。超伝導量子ビットを含む多くの量子デバイスの制御・計測には振動は大きな障害・ノイズ源となる。利用されるパルスチューブ冷凍機は数マイクロメートル程度の振動を発生するため、コールドヘッドと 4 K ステージの間に太い銅網線（copper braids）を多数接続するなどの方法で、冷却能力を維持しつつ除振対策が施されている。この方法により 100 nm 程度以下まで振動が低減できる。一方無冷媒希釈冷凍機の最低到達温度は 10 mK 弱程度にとどまる。これは前記の振動が主な要因の一つである。従来型、つまり液体ヘリウムを用いる希釈冷凍機の到達温度、2 mK よりかなり高い温度であるが、量子コンピュータ用の視点から見ると十分な温度である。

最近の希釈冷凍機の方角性

従来の冷凍機は、その原理、製造、管理上の理由から円柱状の形状が通例であった。しかしながら、冷凍機の大型化に伴い、操作上の理由から従来の円柱型から六角柱型、矩形型といった冷凍機の形状に推移していくと考えられる。これは、冷凍機の大型化により、冷凍機の真空断熱を維持する OVC（Outer Vacuum Can）も大型化すると冷凍機の形状がこれまで通り円柱形では人力で高重量の OVC を完全に取り外すことが困難になるためである。そのため、OVC を完全に取り外すことなく冷凍機の運用が可能となる仕組みが必要となる。OVC に扉をつけることにより、大型で高重量の OVC を取り外すことなく冷凍機内部にアクセス可能となり、冷凍機の取り回しの利便性を損なうことなく大型化が可能になる。例えば Maybell Quantum は小型および大型の矩形型の希釈冷凍機を発表・市販している。このような装置を使えば、部品配置ケーブルの取り回し、効率的なシステム作製に有効であろう。また、1000 量子ビットレベルあるいはそれを超えるような量子コンピュータについては、多数のパルスチューブ冷凍機の実装により大型の 4 K ステージを実現し、複数の希釈冷凍機ユニットを並列搭載させることで大きな冷凍能力・空間を実現する試みもなされており、実際に Bluefors Oy から市販品が発表されている。

将来の希釈冷凍機の方角性

従来の手法の延長上では低温部品群の冷却や消費電力も含めると、より大規模な量子コンピュータの実現には困難が多い。まず最低温の 10 mK の温度を十分な冷凍能力で実現するには、希釈冷凍機の手段の

みが現在の技術では有効である。またそのユニットを単純に大型化することは装置として効率的ではなく、並列化して冷凍能力を増す方向が適切であろう。一方 4 K ステージの実現には機械式の冷凍機を並列化するよりも、液化機などの技術を用いて kW 級の冷凍能力を確保することも考慮されつつある。それが実現すれば量子ビット制御や増幅器などのクライオエレクトロニクス、そして多数のケーブルの実装において大きなブレークスルーとなりえるであろう。そのような冷凍方法を用いても消費電力の課題は残るであろうが、量子コンピュータがスーパーコンピュータと同等に（場合によっては併設）設置され広く社会に貢献できる将来描像が実現すれば、スーパーコンピュータ（MW 級）と同等の消費電力は許容されるかもしれない。

制御システム

将来的に量子コンピュータを構成するにあたり、制御エレクトロニクスの核心となる技術要素は、集積度の向上、筐体間の同期性能（高周波・システム）、誤り訂正機能（復号器, Decoder）の実現方法になると予想される。

1000 量子ビットを想定して既存製品を導入した場合、制御エレクトロニクスを懸架する 19 インチ架は 10 台以上が想定され、架台のみで希釈冷凍機を取り囲むことになる。装置間の距離は信号損失につながることから、広範囲に制御エレクトロニクスを配置することは現実的ではない。大規模量子コンピュータを実現するには、制御エレクトロニクスの集積度を向上し、単位体積当たりの信号数を増加させる必要がある。

超伝導量子コンピュータを構成する量子ビットは、各々が異なる周波数の共鳴周波数を持ち、その状態制御のために、制御エレクトロニクスから各々の共鳴周波数に対応した制御信号を送出する必要がある。これらの高周波信号は、量子回路の実行のために、各々が高周波的に同期している必要がある。一般的な制御装置は参照信号源を基準とした通倍周波数にて動作するが、量子コンピュータの制御においては、それぞれ異なる周波数で動作する制御装置群が同期して動作する必要がある。また、量子コンピュータはユーザーが入力する量子回路を実行する必要がある。量子回路は、各々の量子ビットに対して、どのタイミングでどの種類の量子ゲートを実行するかが記述されたものであり、この情報を基に制御エレクトロニクス群はシステム同期を取って動作する必要がある。システム同期が取られていない場合、異なる量子ビット間で実行ゲートの順番の入れ替わりや、ゲートの衝突が発生し、量子回路の実行が極めて困難になる。

誤り訂正符号の実装には復号器の実装が不可欠である。復号回路は、誤り訂正符号実装時に符号化された量子ビットに対して、検査ビットから得られる誤りシンδροーム（誤り箇所を特定するための情報）を収集・解析し、どの量子ビットにてどの種類の誤りが発生したかを推定し、量子ビットのリセットや反転指示を行うものである。

制御エレクトロニクスは、通常、モジュール、シャーシ、ラック、全体システムの規模の構成となる。



図 12 モジュールの例 (Keysight M5000 Series PXI module)



図 13 シャーシの例 (Keysight M9046A-QS1)



図 14 ラックの構成例 (Keysight QCS)

制御エレクトロニクスでは、通常、単一シャーシ内にてモジュール間のシステム動作が行われているが、量子コンピュータの大規模化に従い、複数シャーシ間でのシンドローム情報の伝達が必要になる。誤り訂正向けの復号器の実現には、復号器へのシンドロームデータ集約方法、誤り特定アルゴリズムの実装位置・実装エンジンを検討する必要がある、量子誤り訂正だけでなく、コンピュータシステムとしての知見が必須となる。制御エレクトロニクスのベンダは、高周波測定のための制御装置を設計・製造することは得意であるが、コンピュータシステムの専門家ではないため、他社協業を進める必要がある。

基本構成

量子コンピュータ用の制御エレクトロニクスは、全デジタル化が大きく進展し、各社ともに DDS（デジタル直接合成発振器: Direct Digital Synthesis）の採用が進んでいる。Keysight 社が QCS（Quantum Control System: 商品名）、Quantum Machines 社が OPX1000（商品名）として製品化しており、ヒアリングを実施した他社も 2025 年度中には製品化を完了するとのことである。10 GS/s 以上の RF DAC（ラジオ波デジタル・アナログ変換回路）を搭載し出力信号を生成し、後段に低域通過フィルタや補間フィルタを備えることにより出力波形の不要周波数成分を除去し、量子コンピュータ向けにノイズ成分を抑制した信号生成を行っている。DDS により不要な高次高調波等も抑圧可能であり、アナログ的な局所信号発振器の漏話も生じないことから、今後はアナログミキサーを用いた方式から DDS 方式への転換が進むものと考えられる。RF DAC は、プロプラエタリの自社 ASIC (Application Specific Integrated Circuit) を搭載するか、Analog Devices 社の無線通信向け IC が用いられることが多い。DAC の前段は複数の FPGA (Field Programmable Gate Array) から構成されたデジタル周波数変換回路（変調回路）から構成されており、200 MHz 相当で動作する FPGA の並列動作により、DAC へのデジタル信号が生成されている。

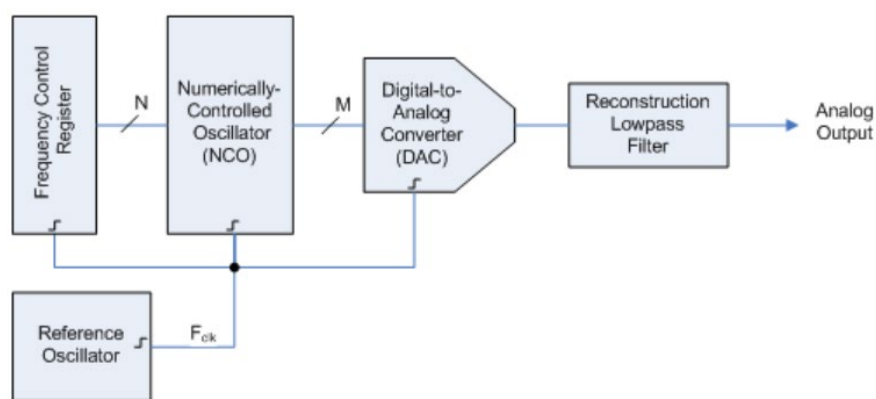
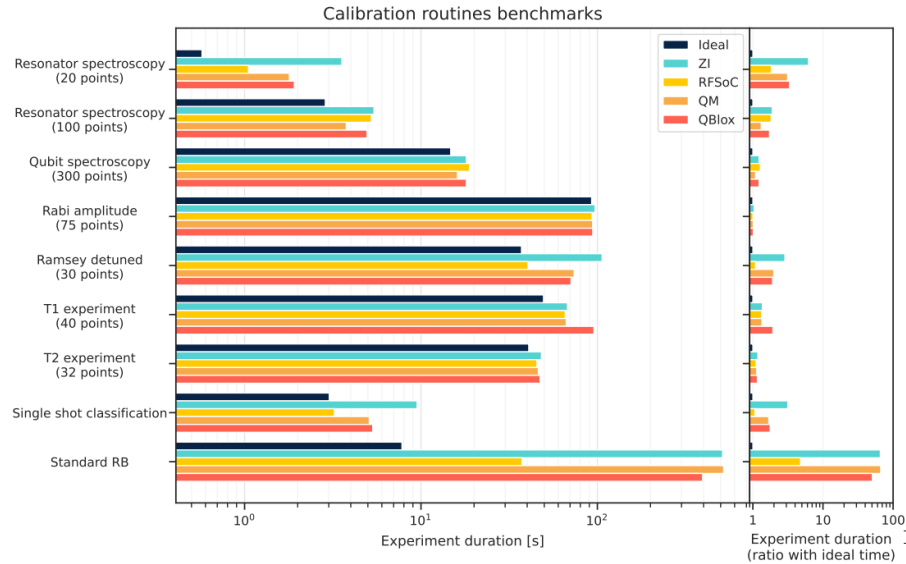


図 15 Direct Digital Synthesis の概念図 [19]

信号生成方法の違い

おおよその信号発生装置は出力信号をあらかじめ生成し、メモリ保存・呼び出しにて RF DAC に送信している。Quantum Machines 社の信号発生器は、メモリ保存・読出し手法を用いておらず、RF DAC へのデジタル信号出力を FPGA 内部にて直接生成するという、波形生成の柔軟性が非常に高いものと推

測される。動的な量子回路へのゲート追加や乱択評価法のように実行毎にランダムな量子回路が必要な場合には利点があると考えられる一方で、実際には実行時間に大きな違いは無いとの評価結果もある[20]。下記の図中の RFSoc 評価基板の実行時間が他より速いのは、著者の研究チームが、Qibo (制御ソフトウェア群)と RFSoc 評価基板に最適化を行っているためと推定される。



Zu

図 16 各ベンダの実行時間の比較 [20]

諸元比較

大規模量子コンピュータとして、1,000 量子ビット規模の超伝導量子コンピュータにおける各社の主要となる仕様を表 3 に記載する。

表 3 Key Specifications

	Required	A	B	C	D
Output Signal					
Power	≥ 10 dBm	≥ 8 dBm	≥ 4 dBm	≥ 10 dBm	≥ 10 dBm
Baseband	≥ 1 GS/s	4.8 GS/s	4 GS/s	2 GS/s	4 GS/s
Freq.	4-8 GHz	DC-16GHz	1-12GHz	0.05-10.5GHz	0.2-8.5GHz
Noise Floor	-153 dBm/Hz	-157 dBm/Hz	-156 dBm/Hz	-155 dBm/Hz	-153 dBm/Hz
Phase Noise	< -120 dBc/Hz	-130dBc/Hz	-128dBc/Hz	-129dBc/Hz	-120 dBc/Hz
DAC (Voltage)	> 14 bit	14	16	16	16
Product Level		already	prototype	prototype	proposal
# of racks		10	3 (Min)	3 (Min)	3 (Min)

出力信号強度

1000 量子ビット機では希釈冷凍機の大型化や複数の 19 インチ架に懸架された制御エレクトロニクスを使用するため、希釈冷凍機と制御エレクトロニクスを近距離に配置することが難しくなることが想定される。このため制御装置間の制御信号の伝送損失が大きな問題となる。配線距離は 4 m 超になることが想定され、制御エレクトロニクスの出力電力は、出力電力として 10 dBm 以上が必要とされる。(従来 0 dBm 程度が基本仕様)

4 m 超の理由: ラックの高さ 2 m の上下移動 + KIDE のクリアランスを考慮した横方向距離 2 m

ノイズフロア

熱雑音要求は量子コンピュータの性能要求に依存する。Noisy-intermediate-scale quantum 計算においては、極低温下における典型的な値として、-213 dBm/Hz であり、室温におけるノイズフロアは以下のように考えることができる。

$$10 \log_{10}(k_B T_e / (1 \text{ mW/Hz})) + 60 \text{ dB} \approx -153 \text{ dBm/Hz}$$

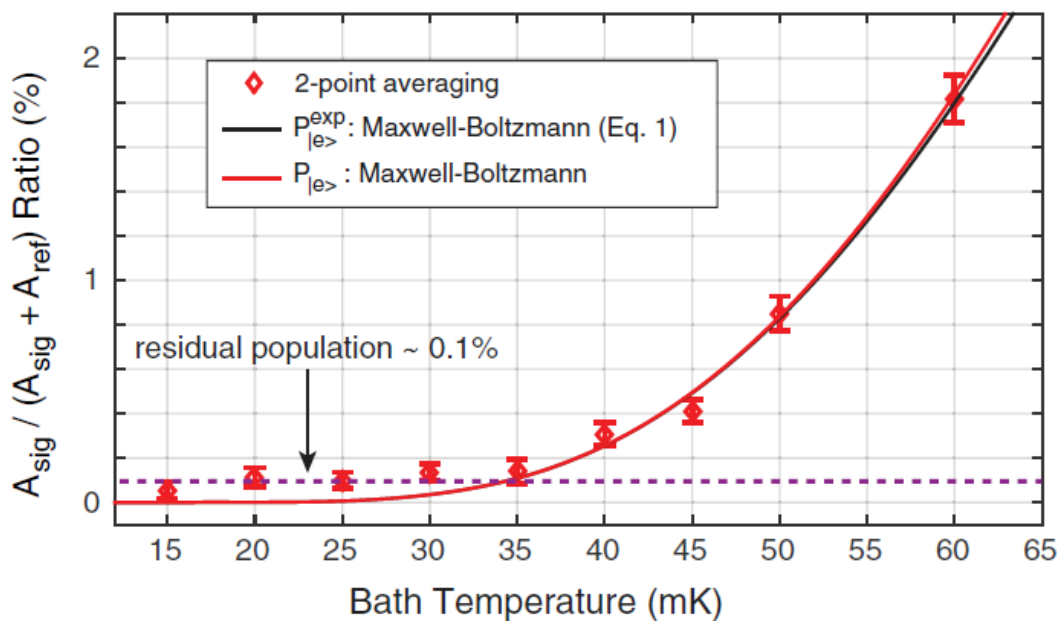


図 17 [21]

またノイズフロアは、制御エレクトロニクスの内部使用デバイス固有の数値を持つと想定され、出力信号が送出されていない場合においても、ノイズとして考慮する必要がある。少数量子ビットの超伝導量子コンピュータの場合には影響が少ないが、量子ビットの増加と比例して信号が活性状態になくても、常に希釈冷凍機を温める熱がケーブルを通じて伝搬することに注意する必要がある。これに対しては、無信号状態時には出力ポート端に ON/OFF スイッチを設けて、熱流入の遮断する機能を開発するベンダもあった。これは冷凍機を用いる量子コンピュータに対して共通の問題であると考えられ、将来的に量子コンピュータに特化した特殊仕様となるとみられる。

位相雑音

量子コンピュータの評価指標である忠実度が位相雑音に制限されないよう、制御エレクトロニクスの仕様を定義する必要がある。位相雑音は数値的な概算では、単側波帯雑音にて 10 kHz 偏移時に -100 dBc/Hz 以下が必要であると考えられ[22]、要求仕様として-120 dBc/Hz が期待される。

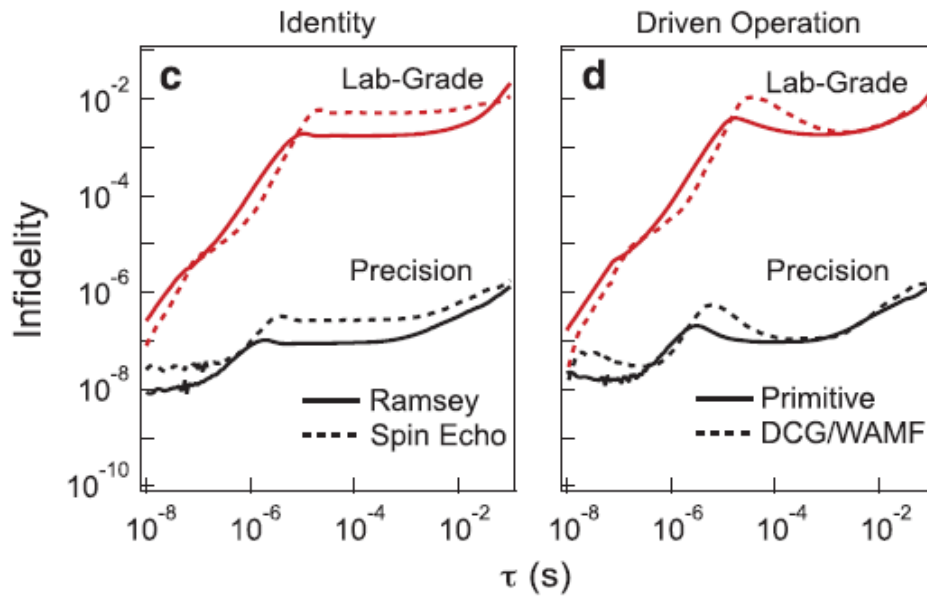


図 18 Phase Noise と不忠実度の関係 [22]

能動リセット

測定とフィードフォワード操作を用いた量子ビットの初期化や、誤り訂正機能の実現に向けて、ベンダ各社は能動リセットの機能を実現しつつあり、シャーシ間のデジタル通信機能を備えることにより、他シャーシにて観測された情報を元に、反転制御信号パルスの送出（条件付きリセット）を行う機能が実装されつつある。現状、信号の入力から、反転信号の送出までは 150 ns から 800 ns が実現されている。対して、 $|f0\rangle \rightarrow |g1\rangle$ 遷移（または $|20\rangle \rightarrow |11\rangle$ 遷移）によるリセット手法を備える制御エレクトロニクスも存在する。この実現には、読出制御信号の出力において、広いアナログ帯域を必要とする。

高性能計算活用

将来の超伝導量子コンピュータの耐故障量子コンピュータの実現のために、制御エレクトロニクスと HPC（高性能計算, High Performance Computing）を連携動作させるべく、各社共に開発が開始されている。既に Quantum Machines 社は、NVIDIA 社と連携して、NVIDIA DGX Quantum（商品名）を投入している。耐故障量子コンピュータのうち、非クリフォード操作が支持されていない誤り訂正符号を採用する場合においては、低レイテンシのフィードフォワード動作が必要であると考えられる。フィードフォワード動作とは、制御エレクトロニクスが誤りシンδροーム（誤りに関するパリティ

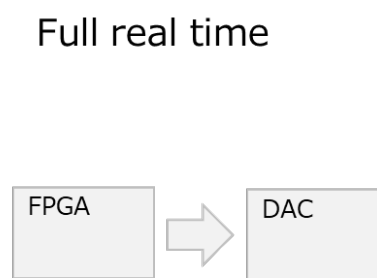
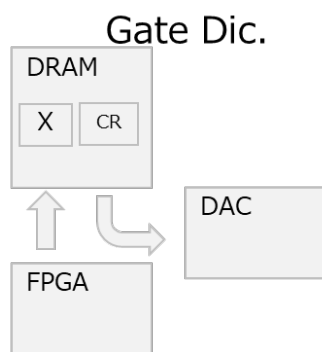
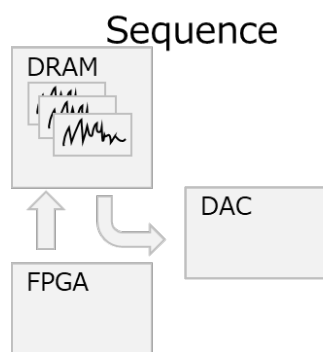
情報)を収集し、誤り情報に基づく適切な制御(非クリフォードゲート)操作を制御エレクトロニクスに返すまでを指す。オンラインにて誤り訂正を行う場合、少なくとも非クリフォード演算の実行から次の非クリフォード演算の実行の間までに信号処理を完了し、信号処理結果に応じた非クリフォード操作の動作を変化させるフィードフォワード動作を実行する必要がある。この非クリフォード操作の間隔は量子コンピュータのクロック時間に対応し、最短で数十マイクロ秒程度である。この信号処理に必要な時間が短くなるほど、量子回路の実行速度が改善する。本制約を満足するためには、装置間の通信レイテンシを削減する必要がある。HPCでは、汎用インターフェースとして、イーサネットやInfiniBandが用いられており、どちらかというが高スループット、中レイテンシの通信が行われている。量子誤り訂正の実行においては、データの通信量は非常に少なく、(ルーティング等で)通信経路の柔軟性を確保する必要があまり無いため、低レイテンシに特化した固有のインターフェースを実現する必要があると考えられる。

誤り訂正復号器(信号処理回路)の実現に関しても、低レイテンシかつ高スループット性能が求められる。誤りを生じた量子ビットの同定は量子ビット数の増大と共に計算量が爆発的に増加するため、GPU活用が自然な流れだと考えられる。しかしながら、GPUは高スループット重視の設計であり、量子誤り訂正にフィットするかは疑問が残る。逐次処理の観点から、FPGAによる復号器実現も選択肢の一つである。基本的にFPGAの動作周波数はCPUやGPU比較して1/10以下であるが、最適化したパイプラインを設計することで、低レイテンシ性能を実現できる可能性が高い。究極的には専用ASICとなるが、現状の技術の流動性や、ASIC開発コスト・投資回収を考えると現実的ではない。

表4 個別諸元

	A	B	C	D
Output Signal				
Power	≥ 8 dBm	≥ 4 dBm	≥ 10 dBm	≥ 10 dBm
Baseband	4.8 GS/s	4 GS/s	2 GS/s	4 GS/s
Freq.	DC-16GHz	1-12GHz	0.05-10.5 GHz	0.2-8.5 GHz
Noise Floor	-157 dBm/Hz	-156 dBm/Hz	-155 dBm/Hz	-153 dBm/Hz
Short term	-130dBc/Hz	-128dBc/Hz	-129dBc/Hz	-120 dBc/Hz
Long term	under test	< 1 degree drift @ 10 GHz over 1 hrs; < 2 degrees drift @ 10 GHz over 24 hrs (not clear about the test setup)	< 10 mrad (0.57 degree) @ 5 GHz over 12 hrs (not clear about the test setup)	< 0.5 degree rms within 3600s

Phase Noise	-130dBc/Hz	-128dBc/Hz	-129dBc/Hz	-120 dBc/Hz
DAC (Vol)	14	16	16	16
Product Level	already	prototype	prototype	proposal
# of racks	10	3 (Min)	3 (Min)	3 (Min)
FPGA Capability				
IP 共存	No (Currently)	?	?	Yes
Full custom	Yes (no guarantee)	?	?	YES with support
FPGA	VU35P+ASIC EOL (could be OK)	RFSoc	VU13P+ASIC	AMD Versal
Waveform generation				
Sequence (in Mem.)	Yes	Yes	-	Yes
gate dictionary	Yes	Yes	not need	Yes
Full real time	No	?	Yes	YES (Sw/FPGA Reconfig)
Reference Synchronization				
Global Ref.	2.4 GHz	2 GHz	2GHz	TBD
Distribution	daisy chain		Tree	Tree
System Synchronization				
Scheme	Centralized trigger	Tree-type distribution	unknow	message exchange
Software				
OpenSource	under consideration	OSS	OSS	OSS
License		Apache 2.0	Apache 2.0	Apache 2.0



超伝導量子コンピュータに関する最近の研究開発動向について、極低温環境下で動作する超伝導パラメトリック増幅器と低温低雑音 HEMT 増幅器をはじめ、これまで述べてきた重要な要素技術の特性、主要課題、および市場動向などについて紹介する。例えば、超伝導パラメトリック増幅器は、量子コンピュータの読み出し回路の初段において、量子限界に近い低雑音増幅を担う重要な要素である。中でもジョセフソン進行波パラメトリック増幅器 (JTWPA) は、広帯域化において極めて重要な役割を果たしている一方で、4 ケルビン (4K) ステージに設置される HEMT 増幅器は、その信頼性と性能の高さから広範に利用されている。今後の量子ビット数増加に伴い、これらの増幅器にはさらなる小型化、省電力化、そして多重読み出しに対応できる広帯域化が強く求められる。



周辺機器としては高集積の同軸線の漏話や熱化の解析について複数の冷凍機メーカーにより報告されており、冷凍機メーカーは冷凍機のみならず、庫内環境など量子ビットを設置する冷却環境全体にわたる環境

形成に取り組んでいる姿もみられた。低温制御装置開発も SFQ、ESFQ、CMOS、電流バイアス IC などにより制御様式を劇的に変え得る要素技術が次々と検証されている。ソフトウェア、ミドルウェア開発の進展も目覚ましく、デジタルツインによる物理系の数値モデル化、モデルの精緻化などへの取り組みにより、自動較正時間の短縮化や効率化研究が進められている。

特筆すべき進展として、QCVV と呼ばれる検証化技術が物理量子ビットから論理量子ビット実装へシフトしており、誤り訂正符号の実装を念頭に非マルコフ緩和源、時間相関、時空間相関リーク雑音源を対象とするなど、近年の Google らの誤り訂正符号実証実験に歩調を合わせていることが見られた。

量子ハードウェア

IBM の技術動向

IBM は、最新の hardware である Heron について、156 個の物理量子ビット、 4.4×10^{-3} の 2 量子ゲートエラー率、27 kCLOPS (Circuit Layer Operations Per Second, 計算速度の指標) を実現しているようである。スピードに関しては、ここ 2 年で 39 倍の向上があったようである。また、ノイズのある 127 個の物理量子ビット、2880 個のゲートの計算において、error mitigation も活用正確度の高い計算結果を得た例が報告された[23]。

IBM のソフトウェアに対する取り組みにおいては、Qiskit の最近のアップデート (バージョン 1.2.0) では、トランスパイルを Python から Rust に移行し、60 倍の高速化に成功したとの報告があった[24]。また、1000 種類のテストを含む量子ソフトウェアのベンチマークを提案・実行[25]し、Qiskit が他のソフトウェアと比較して最も高性能であると主張している。(自社提案のベンチマークなので当然の結果であるという見方もできる。)

Google の技術動向

Google 社の量子コンピューティング業界で注目を集めている成果は量子誤り訂正に関するものである。Google 社は 2024 年の 8 月に Surface code により符号化された論理ビットのエラー率が物理量子ビットのエラー率を下回るという、誤り耐性量子演算の実現に向けて非常に大きなステップとなる成果を arXiv に投稿している[26]。

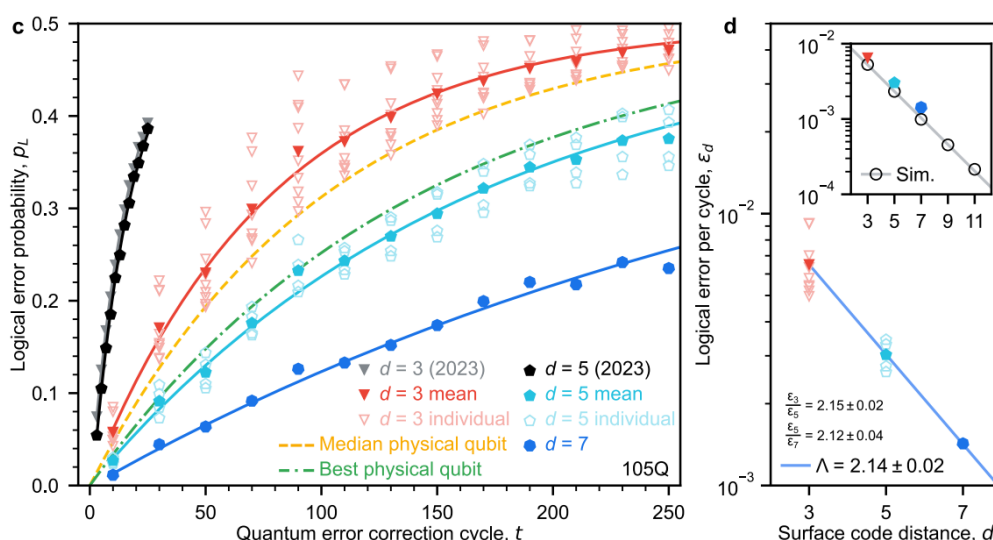


図 24 Google 社による量子エラー訂正[26]

Microsoft の技術動向

Microsoft 社と Quantinuum 社は、"tesseract code"(4次元立方体の connectivity を持つ誤り耐性符号)を Quantinuum 社の実機で実証した旨の報告があった[27](図 25)。16 個の物理量子ビットから、論理ビット数 4、符号距離 4 の符号を構成している。また、Atom computing 社との共同研究では、中性原子の方式を用いて、将来的に 10 万個以上の物理量子ビット、1000 個以上の論理ビットを持つシステムの開発を目指しているとの報告があった。

Microsoft 社は、HPC、量子コンピュータ、AI を組み合わせた、高精度な量子化学計算に取り組んでいる。文献[6]では、HPC を用いて計算すべき構造の候補を絞ること、符号化された論理ビットを用いた方が基底エネルギーの計算の精度が高いこと、AI による信号のポストプロセスなどが紹介されている。また、マヨラナ粒子を用いた量子コンピューティングについても紹介があった。マヨラナ粒子を用いることの大きな利点は、デジタルの電圧パルスによって量子ビットの制御ができることである。(多くの量子ビットは RF 信号を IQ 変調したような複雑な波形が必要になる)2024 年 1 月に arXiv に掲載された研究成果では、マヨラナ粒子の single shot 読み出しについて報告している[29]。

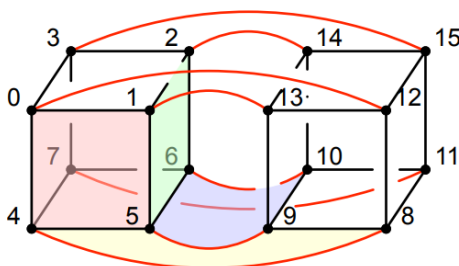


図 25 Microsoft と Quantinuum が共同で提案する、4次元立方体の誤り訂正符号[27]

Quantinuum の技術動向

Quantinuum 社のアーキテクチャである"Appolo"は、イオントラップで従来用いられてきた縦 1 列ないし 2 列の量子ビットの配置ではなく、2 次元的な量子ビットの配置を採用する。物理量子ビット数が数 1000、論理ビット数が数 100、論理エラー率 10^{-10} から 10^{-5} がロードマップに記されている。多数の物理量子ビットを扱う上での課題は、wiring problem の解決、トラップの数を増やすこと、ゲート操作・ドップラー冷却のためのレーザービームを分配することであると述べていた。wiring problem に関しては、各サイトへの単一のデジタル制御信号と、グリッドサイズに依存しない数のアナログ信号を組み合わせる方式により解決が見込まれるとのことである[30]。他の 2 つの課題に関しては、引き続き取り組んでいくとのことである。

制御装置の技術動向

室温に配置された制御装置の現状および将来の展望についての議論がなされた。とりわけ、ビット数を増やすにあたって現在の室温に任意波形発生器を置く形をそのまま拡張するのか、一部を低温チャンバー内に実装するのかは量子コンピューティング業界の大きなトピックの一つである。

IBM からは階層化された構成[31]が提案されたほか、cryo-CMOS への移行の言及もあった。Quantinuum

からは、前述のイオントラップ型の量子コンピュータで、いわゆる wiring issue を解決する方法についての説明があった。Keysight technologies からは 1000 量子ビットまで対応可能な室温制御装置に関する説明があった。基本的には、既存のモジュールを多数接続する形を取っており、モジュール間の遅延を少なく抑えることで、多チャンネル化を実現している。Zurich instruments は量子ビットの校正の時間を短縮するシステムの紹介があった。また今後の見通しとして、256 量子ビットまではいわゆる global control のみで対応できるが、512 量子ビットを超えてくると、global と local を混在させた分散型コントロールでの対応を予定しているとのことであった。

ヨーロッパの超伝導量子コンピュータの企業 IQM から、「必要以上に高精度な制御装置は要らない」という言及があった。つまり、波形生成もある程度最適化が進んできている状況において、任意波形発生器のように、まさに”任意”の波形が生成できる必要は無く、制御装置への要求は下げられるのではないかということである。また、Keysight technologies や Zurich instruments などの制御装置のメーカーに対する、制御装置の一部をチャンバー内に実装するなどの流れがある中で、制御装置のメーカーとしてはどのような形でビジネスを続けていくのかといった問について、Zurich instruments から、「IBM など大規模な量子コンピュータシステムを開発しており、人的・経済的リソースをかけられるグループは、cryo-CMOS などへの移行を進めるだろうが、研究所などの小規模なユーザーに対して、任意波形発生器の需要がある。しかも、量子業界全体の人口で見ると、小規模なユーザーの方が人口が多い」というコメントがあった。付け加えて「cryo CMOS では超伝導量子コンピュータの wiring issue は一定程度しか解決しない」(cryo CMOS は数 K の層に置く必要があるが、超伝導チップは数 10 mK の層に配置するため、それらの間をつなぐケーブルは依然必要になる)というコメントもあった。

量子ミドルウェア・ソフトウェア

現在の量子コンピュータは、高級言語も無く、計算は真空チューブやリレー回路で行われていた 1950 年代の古典コンピュータに相当するという見解もあり、古典コンピュータでは、OS, アーキテクチャなどアルゴリズムから半導体回路までの間が高度に構造化されているが、量子コンピュータでアルゴリズムから量子ビットまでの間をどのように埋めていくかが課題の一つである。

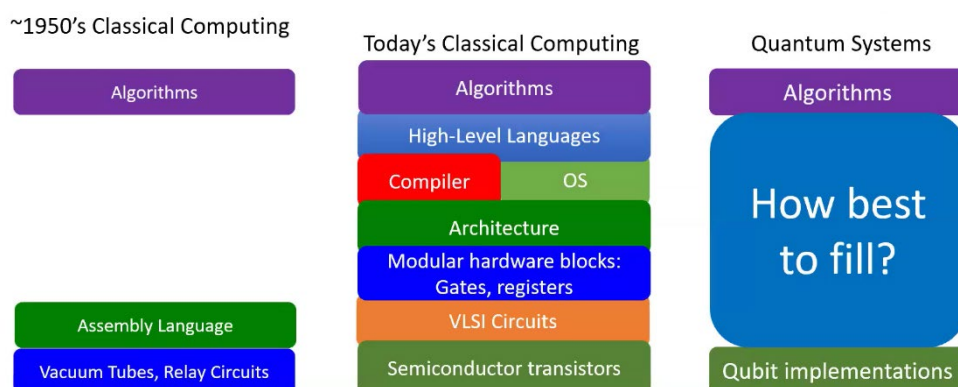


図 26 古典コンピュータと量子コンピュータ

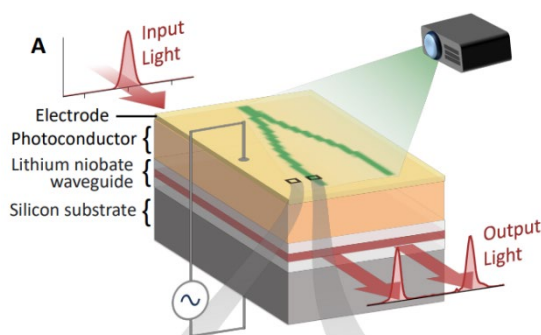
Xanadu の技術動向

Xanadu 社では GKP 量子ビットを用いた光量子ハードウェア、量子ソフトウェア[32]、量子アルゴリズムの開発などの取り組みが行われている。終盤では、量子ソフトウェアの現状は学ぶのが簡単であったり、ライブラリが豊富であったりといった利点を持つ Python が主流である。しかし、python はコードの実行が他のコンパイル型言語に比べて 100 から 1000 倍遅いという課題がある。これは、巨大なシステムを扱う上で不利である。将来的には、Python の API から別の言語で書かれたプログラムを呼び出す形になるだろうと語られていた。また、量子ソフトウェア業界全体に対して”It’s too early to standardize.”という考えを述べていた。未だ研究すべきことは多く残されており、標準化をしてしまうには早すぎるということである。

最近の技術トピック

プログラマブル光回路[33]

本技術は、図 27 に示すように、照射する光のパターンに応じて自由に光導波路を書き込めることである。著者らはこの技術を、ニューラルネットワークのプロセッサに応用し、86 %の正解率の 7×7 ピクセルの手書き文字認識を実証した(図 28)。また、著者らはこの技術は reconfigurable な光回路の実現にも適用可能であると述べていた。カプラやリング共振器など、線形・パッシブな光デバイスは形状パターンを書き込むだけで良く、本技術で実現できるとしている。しかしながら、伝搬損失は 1 dB/cm 以下と良好である一方、パターンの書き換えは数 Hz 程度のレートに制限されてしまうと述べていた。このスピード



が、reconfigurable な光回路としての応用のためのボトルネックになりうる。

図 27 プログラマブル光回路

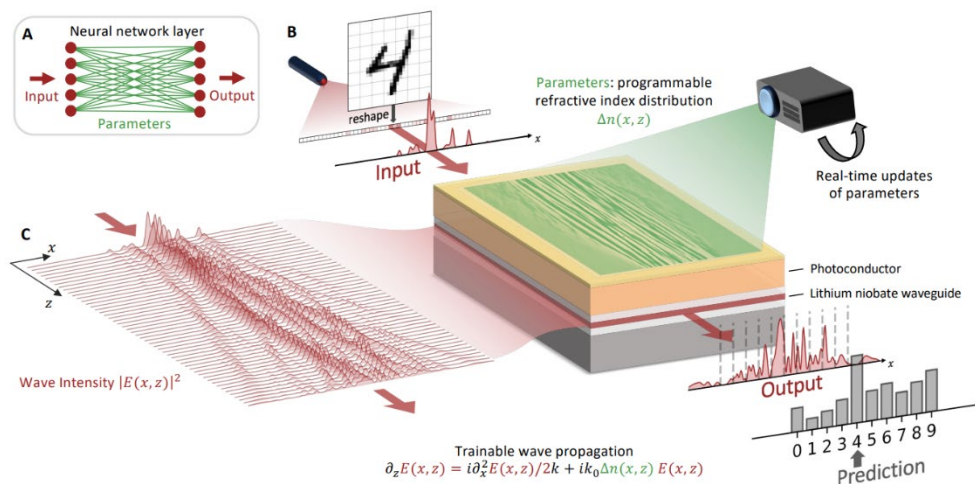


図 28 プログラマブル光回路を用いた機械学習(手書き文字認識)

Xe 原子の長いコヒーレンス時間($T_1 \sim 99$ hours, $T_2 \sim 2.2$ hours)と磁場測定[34]

Xe 原子のガスは、 $T_1 \sim 99$ hours, $T_2 \sim 2.2$ hours という非常に長いコヒーレンス時間を持つ系である[35,36]。この系を用いると、室温で spin projection noise limited 感度 0.022 fT/ $\sqrt{\text{Hz}}$ という非常に高感度な磁場測定を行うことができる。しかしながら、10-100W の超高出力、低ノイズな 256 nm の紫外レーザーが必要など、技術的にチャレンジングな点がある。紫外レーザー光源の開発に主眼が置かれており、875 W までの強度で、検出器の限界を下回る光源の開発を行ったと述べられている。

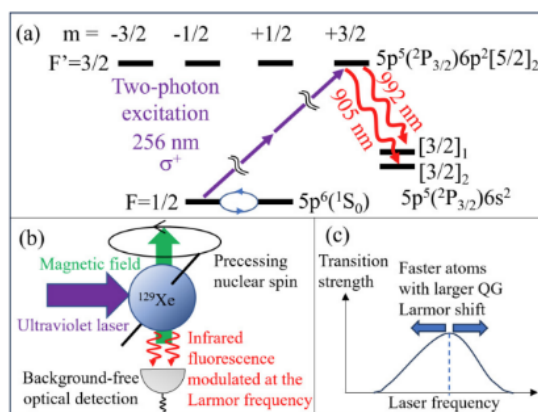


図 29 Xe 原子ガスを用いた磁場測定[34]

Noise insensitive なゲート操作[37]

ノイズに対してロバストな量子ゲートに関する内容である。Optimal control pulse は、量子コンピュータに必須な技術である。本技術では、最適パルスの設計に制御工学で2点間移動の最適化などに用いられる Pontryagin's Maximum Principle(ポントリャーギンの最大化定理)を適用した。Dephasing error (Detuning error)と amplitude error に対して、高いロバスト性を持つゲートを設計した(図 30)。

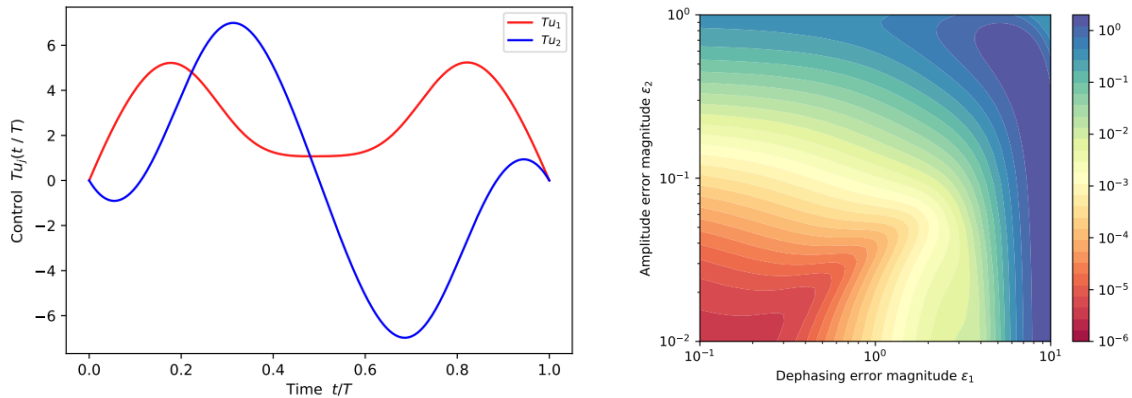


図 30 左：ゲートの軌跡(赤が実部、青が虚部)、右：エラーと gate fidelity の関係

NVIDIA

Nvidia は量子コンピューティングを次なるコンピューティング革命と捉え、AI スーパーコンピューティングを通じてその発展に貢献しようとする姿勢を示している。Nvidia が QPU そのものの開発ではなく、AI スーパーコンピュータと多様な QPU を統合した加速された量子スーパーコンピュータの構築に注力するという戦略は、今後の量子コンピューティングにおける AI の役割を強く示唆している。

注目すべき点は、Nvidia が直面する技術的課題に対し、AI スーパーコンピューティングが様々な側面から貢献できる可能性を具体的に示したことだ。ハードウェア設計の最適化、アルゴリズムの改善、制御インフラストラクチャの構築、エラー訂正の高度化など、AI が量子コンピューティングの性能向上に寄与できる領域は多岐にわたる。

CUDA-Q という Nvidia の製品は、ハイブリッド計算のためのプログラミングフレームワークとして、量子回路のシミュレーションと実際の量子コンピュータの利用をサポートする。オープンソースで提供される CUDA-QX という量子コンピューティングライブラリの存在も、Nvidia がコミュニティとの連携を重視していることを示唆する。

AI を量子コンピューティングスタックの各層に適用する具体的な方法として、回路の準備、後処理、制御インフラストラクチャ、量子エラー訂正など、AI が様々な側面から量子コンピューティングの性能向上に貢献できる可能性が示唆されており、特に、AI を活用した量子エラー訂正技術の開発は、今後の量子コンピューティングの実用化において重要な鍵となると考えられる。

量子コンピューティングはまだ発展途上の分野だが、Nvidia のような企業が AI 技術を活用することで、その進歩が加速されることを期待させる内容だった。オープンソースでの開発やコミュニティとの連携を重視する姿勢も評価できる。今後の Nvidia の動向を注視し、AI を活用した量子コンピューティング技術の開発を積極的に推進していく必要がある。

Quantum Machines

量子古典ハイブリッド計算が量子コンピューティングで重要な役割を果たすことが明確になっており、それは量子スタックの深くまで浸透する必要がある。ハイブリッド量子古典アプリケーションの実行、量子誤り訂正はもちろん、基本的なキャリブレーションや最適化、量子ビットをエンタングルさせるためのサブルーチンに至るまで、量子スタック全体で、リアルタイムに行われる古典処理に基づいて、量子回路、さらには単一の量子操作を適応させる必要性が高まっている。

これらの適応型量子回路は、量子ハードウェアの性能を最大限に引き出すために、一部の処理負荷を古典ハードウェアに移すことを目的としている。量子マシンのアプローチであるハイブリッド量子制御は、これらの適応型量子回路を効率的に実行し、最高のパフォーマンスを発揮できるように設計されているとのことである。

適応型量子回路は、量子チップで量子操作を実行し、測定を行い、その結果を古典プロセッサに送信し、古典計算を実行し、その結果に基づいて新しい量子操作を生成して量子プロセッサに送る、という一連のプロセスで構成される。

適応型量子回路の要件を分類するために、2つの側面を提示しており、1つは適応性の種類（量子操作の実行有無の決定、プログラムの分岐、量子操作のパラメータ変更）であり、もう1つはフィードバックのレイテンシ（量子リアルタイム、システムリアルタイム、ニアリアルタイム）である。

量子リアルタイム（QRT）は、量子操作を量子ビットのコヒーレンス時間よりも短いレイテンシで適応させる必要があり、適応的な量子状態の準備などに用いられる。システムリアルタイム（SRT）は、量子コンピュータのエラーの主要な原因であるシステムパラメータのドリフトを補正するために、ドリフト時間よりも速く量子回路のパラメータを適応させる必要があり、ニアリアルタイム（NRT）は、アプリケーション全体の実行時間を制限しないように、古典プロセッサとの通信時間や古典処理自体を最適化する必要がある。

同社は、2019年にOPXを発売し、パルス処理ユニット（PPU）というフル機能プロセッサを開発した。PPUは、量子操作と古典操作を同じデバイス内で実行することができ、量子測定に基づいて量子操作を適応させることができる。また、Quaプログラミング言語は、量子操作と古典操作を同じコードで記述することを可能にし、真のハイブリッド開発インターフェースを実現するという。

OPXは300社以上の顧客に採用され、イスラエルの量子コンピューティングセンターでも利用されている。顧客事例として、スピン量子ビットの初期化、動的な閾値を用いた量子ビットのリセット、量子ビットパラメータの適応的な再調整、量子ビットの特性評価などが紹介された。Googleとの連携では、Googleの量子チップに中間回路測定とフィードフォワード操作の機能を追加し、36量子ビットの適応的な状態準備に成功している。

OPX 1000は、OPXをスケールアップしたものであり、制御チャンネル密度が最も高く、1つのラックで数千の量子ビットを制御できる。複数の制御ユニットを高精度で同期させることができることが特徴とのことである。OPX 1000は、超伝導量子ビットシステム、スピン量子ビットシステム、中性原子ベースシステムなど、様々な量子ビットシステムに対応可能で、また、制御エレクトロニクスのパラメータドリフトを補正するために、量子ビットの忠実度を測定し、制御エレクトロニクスのスペック自体をリアルタイムで再調整することができるとのこと。

Nvidiaとの連携では、OPX 1000とGrace Hopperシステム間の低レイテンシインターフェースを構築

し、Qua、CUDA、CUDA Quantum でプログラムを実行し、量子古典ワークフローを実行できるようにした。HPC と制御エレクトロニクスの連携動作は、量子誤り訂正に必須の技術であると思われる。

IBM

IBM の量子コンピューティング戦略、特に「量子セントリック・スーパーコンピューティング」アーキテクチャについて、IBM は単なる量子コンピュータの性能向上だけでなく、古典計算資源との連携を重視し、より実用的な問題解決を目指している。

量子回路の規模が古典計算による厳密なシミュレーションの限界を超えつつある一方で、量子化学などの分野では、より多くの量子ビットとゲートが必要とされている。IBM が提唱する量子セントリック・スーパーコンピューティングは、このような状況に対応するためのアーキテクチャであり、量子コンピュータが得意とする計算を量子プロセッサで行い、それ以外の部分を古典コンピュータで処理することで、全体としての計算効率を最大化することを目指している。

特に興味深かったのは、鉄硫黄クラスターの計算に適用された「サンプルベース量子対角化 (SQD)」という手法だ。この手法では、量子コンピュータを用いて電子波動関数の基底状態を近似し、古典コンピュータを用いてその結果を精密化することで、従来の手法では困難だった大規模な分子の計算を可能にしている。また、この手法が IBM のパートナーであるクリーブランドクリニックやロッキード・マーチンでも自律的に使用され、様々な現象のシミュレーションに活用されているという事例もあるとのこと。SQD の利点として、計算結果が疎なベクトルとして得られるため、様々な古典計算手法と組み合わせやすいことや、変分原理に基づいているため、解の品質を評価しやすとされている。

また、IBM は、量子セントリック・スーパーコンピューティングを実現するために、ワークロードマネージャーの開発にも取り組んでいる。レンセラー工科大学との提携では、既存の HPC 環境に量子コンピュータを接続し、Slurm というワークロードマネージャーを拡張することで、量子計算と古典計算をシームレスに連携させることに成功している。さらに、理化学研究所との提携では、スーパーコンピュータ「富岳」に量子コンピュータを併設し、より大規模な計算に挑戦する計画があるという。

IBM がハードウェアの開発だけでなく、ソフトウェアやアーキテクチャの開発にも力を入れており、量子コンピュータの実用化に向けた包括的な戦略を持っており、特に、古典計算資源との連携を重視する姿勢は、今後の量子コンピューティングの発展において重要な要素となる。

また、IBM はハードウェアだけでなく、ソフトウェア開発にも力を入れ、より多くのユーザーが量子コンピューティングの恩恵を受けられるように取り組んでいる。

IBM のミッションとして「有用な量子コンピューティングを世界にもたらし、世界を量子安全にすること」を掲げ、そのために必要な要素として、より優れたプロセッサ、高性能な量子インフラストラクチャソフトウェア、そしてアルゴリズムの発見が挙げられる。Qiskit は、最も優れた性能を持つ量子 SDK であり、多くの量子プログラマーに支持されている。IBM は、Qiskit の性能を客観的に評価するために、Bench Press というベンチマークツールを開発し、Qiskit が他の SDK と比較して、回路のコンパイル速度や回路の効率性において優位性を持つことを示した。Qiskit 関数は、Qiskit パターン（マッピング、最適化、実行、後処理）の各ステップをモジュール化し、事前にパッケージ化されたワークフローとして提供することで、アルゴリズムの発見やアプリケーションのプロトタイピングを加速することを目的としている。

Qiskit 関数には、アプリケーション関数と回路関数の 2 種類がある。アプリケーション関数は、ドメイン固有の入力を受け取り、ドメイン固有の出力を生成する。一方、回路関数は、抽象的な回路とオブザーバブルを入力として受け取り、緩和された期待値を生成する。現在、Qiskit 関数カタログには、7 つの関数が用意されており、今後も拡充していく予定だという。

さらに、IBM は、量子教育にも力を入れており、700 以上のコースで IBM Quantum ツールが使用され、22,000 人以上の学生が対面イベントに参加している。さらに、YouTube チャンネルや学習プラットフォームを通じて、教育コンテンツを提供し、量子コンピューティングの普及に貢献している。IBM は、エコシステムパートナーとの連携も重視しており、テクニカル量子ワーキンググループやサービス・アンド・ビルドプログラムなどを通じて、量子コンピューティングの発展を促進している。

今回の講演を通じて、IBM が量子コンピューティングの普及に向けて、ハードウェア、ソフトウェア、エコシステム構築の 3 つの要素をバランス良く推進していることが理解できた。特に、Qiskit 関数という新しい概念は、量子コンピューティングをより幅広いユーザーに開放するための重要なステップとなる。

Google AI

実用的な量子コンピュータ実現には、物理量子ビットのエラー率を大幅に改善する必要があり、そのために表面符号を用いた誤り訂正に取り組んでいることが述べられた。表面符号は、正方格子状に配置された量子ビットを用いて、エラーを検出・訂正する手法である。Willow チップという新しいチップを用いて、距離 3、距離 5、距離 7 の表面符号を実装し、論理エラー率がコード距離の増加とともに指数関数的に減少することを確認しており、この結果は、Google が量子誤り訂正の閾値を超えたことを明確に示すものであった。

この成果を達成するために行った 3 つの主要な改善点として、高エネルギーイベントへの耐性、データ量子ビットのリーク除去、リアルタイムデコードが挙げられている。

- 高エネルギーイベントへの耐性: ギャップエンジニアリングという手法を導入することで、高エネルギーイベントに対する耐性を高め、エラーフロアを解消した。
- データ量子ビットのリーク除去: データ量子ビットリーク除去 (DQLR) という手法を開発し、リークを計算基底エラーとして扱うことで、エラー訂正性能を向上させた。
- リアルタイムデコード: 測定結果をリアルタイムに解釈し、フィードフォワード制御を行うために、リアルタイムデコードを実装した。

反復符号を用いた実験結果も紹介された。反復符号は、実装が容易であり、エラー訂正の性能評価に役立つ。今回の実験では、以前のエラーフロアを解消し、良好な結果が得られたものの、新たなエラーフロアが発見された。このエラーフロアの原因を特定し、対策を講じることが今後の課題となる。今後の展望として、論理エラー率を 10^{-6} まで改善することを目指し、より高性能なチップの開発と、より大規模な量子ビットアレイの構築に取り組むことが示されている。

量子コンピューティングの現状と今後の展望については、NISQ が科学的な探求には価値があるものの、商業的な価値が実証されたアプリケーションはまだないという現状を率直に認め、フォールトトレラントな量子計算こそが、量子コンピューティングの価値実現の鍵であるとされている。また、NISQ から

FTQC への移行期を「Megaquop」時代と定義し、100 万回の量子操作を実行できるマシンを目標とすることで、具体的な開発目標を示している。

Google Quantum AI が最近発表した Willow プロセッサについても言及があり、その性能向上、特に量子ビットのエラー率の低下とコヒーレンス時間の延長は、FTQC への重要な一步として評価できる。しかし、高エネルギーイベントへの対策や、リアルタイムデコードの実現など、依然として解決すべき課題が多いことが指摘されている。

また、トランズモン量子ビットに加えて、キャット量子ビットやデュアルレール量子ビットなど、より複雑な量子ビットアーキテクチャについても、これらのアプローチが将来的に論理量子ビットの実現を容易にする可能性があることを示唆している。

また、他にも、中性原子量子ビットにおける誤り訂正の進展や、高レート符号の活用など、Megaquop マシン実現に向けて様々な技術開発が必要とされており、量子コンピューティングの専門家とドメインの専門家が協力し、それぞれの知識やスキルを組み合わせることで、量子コンピューティングの可能性を最大限に引き出すことが必要である。

量子コンピューティングの実用化には、ハードウェアの性能向上だけでなく、ソフトウェアやアルゴリズムの開発、そしてドメインの専門家との連携が不可欠であることが改めて認識される。

Rigetti Computing

Rigetti Computing は、ハードウェアだけでなく、ソフトウェアやエコシステム構築にも力を入れており、業界初のマルチチップ構成や、Amazon での量子コンピューティングサービス提供など、これまで多くの実績を上げている。その中でも、自社所有の量子ファブを持つことは、イノベーションを迅速に製品に反映させる上で非常に重要な要素となっている。

特に、ABAA（交流バイアスアシストアニーリング）という新しい量子ビット調整技術の開発は、自社ファブを持つことのメリットを明確に示す事例と言える。ABAA は、量子ビットの周波数を精密に調整するためのプロセスであり、従来のレーザーを用いた手法と比較して、性能が 1 桁向上するという。また、2025 年に導入予定の新しいマイルストーンシステムである 336 量子ビットシステムと 84 量子ビットシステムについては、マルチチップ構成を採用し、エラー率の低減と量子ビット数の増加を両立することを目指している。Rigetti が提供する製品ポートフォリオについては量子コンピューティングシステム、量子プロセッサ（QPU）および関連ファウンドリサービス、量子コンピューティング・アズ・ア・サービス（QCaaS）、アプリケーションおよび研究サービスという 4 つのカテゴリに分類され、顧客のニーズに合わせて様々な選択肢を提供している。

特に、NOVERA と呼ばれる QPU は、比較的容易に入手可能であり、様々な研究機関や企業で活用されているという。また、NOVERA を中心としたパートナープログラムを構築し、エコシステムの拡大にも力を入れている。

さらに、Q Control との連携について、Q Control は AI 駆動型のゲート最適化や回路レベルのエラー抑制などの技術を提供しており、Rigetti のシステムに統合することで、性能向上が期待される。

QuEra

QuEra 社は、中性原子量子コンピュータをフォールトトレラント領域にスケールするための 2 つの画期

的な理論的成果があり、資源効率の高い方法でエラー訂正を行い、実用的な規模のアプリケーションに早期に到達することを目指している。

QuEra 社は、有用でスケーラブルなフォールトトレラント量子コンピュータを構築することでイノベーションを加速することをミッションとする企業であり、ハードウェア、ソフトウェア、アプリケーション開発を含むフルスタックソリューションを提供している。現在、256 量子ビットのアナログマシン「Aquila」と、100 量子ビット以上のデジタルマシンを開発しており、2025 年には日本とイギリスにオンプレミスシステムを設置する予定である。

- アルゴリズムレベルでのフォールトトレランス: 従来の誤り訂正手法では、回路内の各操作をフォールトトレラントにするために、操作ごとに D ラウンドのシンδροーム抽出が必要となる。しかし、この新しいアプローチでは、転送ゲートを使用することで、アルゴリズム全体または大規模な計算ブロックに対して単一ラウンドの誤り訂正でフォールトトレランスを実現できる。これにより、計算時間の短縮が期待できる。この手法は、クリフォード回路だけでなく、マジックステート蒸留を用いたユニバーサル量子計算にも適用可能であることが示された。ただし、高速な古典的デコードが必要となるという課題も指摘された。
- 量子低密度パリティ検査 (QLDPC) 符号: この手法では、2 つの古典的な 1 次元 LDPC 符号の積として量子符号を構成する。これにより、表面符号と比較して、必要な物理量子ビット数を大幅に削減できる。特に、記憶ブロックにおいて D^2 の削減効果が期待できる。この手法は、量子ビットの再構成を可能にする中性原子プラットフォームのアーキテクチャと相性が良い。シンδροーム抽出は、行と列の置換によって効率的に実行できる。シミュレーション結果は、この符号ブロックが表面符号と同等の閾値でフォールトトレラントであることを示している。

これらの成果を組み合わせることで、計算時間と物理量子ビット数の両方を大幅に削減し、実用的な量子アルゴリズムの実現に近づけることができると強調した。ただし、高速な古典的デコードの実現や、QLDPC 符号とアルゴリズムレベルでのフォールトトレランスの組み合わせなど、未解決の課題も残されているとのことである。

中性原子量子コンピュータのフォールトトレランスに関する重要な進展を示唆するものであり、今後の研究開発が期待できる。

他にも、アルゴリズム的フォールトトレランスという新しい概念と、それによって中性原子量子コンピュータの性能が飛躍的に向上する可能性が示されており、QuEra 社は、中性原子量子コンピュータの開発において、科学的リーダーシップと商業的成功の両方を確立していることを強調している。Amazon Braket での 256 量子ビットアナログコンピュータの継続的な提供や、Google からの戦略的投資、AIST やハウェアへのゲートベース量子コンピュータの販売など、具体的な実績を挙げた。

アルゴリズム的フォールトトレランスという新しい手法については、従来のフォールトトレランスでは、個々の量子操作を保護する必要があったが、この手法では、アルゴリズムブロック全体を保護することで、誤り訂正のコストを大幅に削減できる。これにより、計算時間を 30 倍高速化できる可能性があり、中性原子量子コンピュータの弱点とされてきたゲート速度の遅さを克服できるという。

アルゴリズム的フォールトトレランスは、中性原子が持つ転送ゲートの能力によって実現される。転送ゲートを使用すると、論理量子ビットを重ね合わせ、各物理量子ビットで同時にゲート操作を実行できるため、誤り訂正の効率が向上する。

また、QuEra Quantum Alliance を設立し、様々なパートナーと協力して、顧客に価値を提供しているとのこと。今後の展望として、QuEra は、中性原子アーキテクチャの利点を最大限に活用するコンパイラの開発、アルゴリズムとハードウェアの共同設計、大規模な量子コンピュータをサポートするソフトウェアツールの開発に注力していくという。

以上より、QuEra 社が中性原子量子コンピューティングにおいて、着実に進歩しており、アルゴリズム的フォールトトレランスという新しい概念によって、その優位性をさらに高めようとしていることが理解できた。特に、Google からの戦略的投資や、国内外の研究機関や企業との連携は、今後の QuEra 社の発展を加速させるだろう。

Inflektion

インフレクション社が中性原子量子コンピューティングのパイオニアであり、量子センシングと量子コンピューティングの両分野で実績を上げており、特に、量子光クロック「tiqker」は、既存の原子時計を凌駕する性能を持ち、既に商用化されている点が注目される。

NVIDIA との連携によって実現された論理量子ビットのデモンストレーションでは、スーパースタック最適化コンパイラと Cuda Q ソフトウェアエコシステムを活用することで、物理量子ビットと比較してエラーを大幅に削減し、高品質な論理量子ビットを実現している。

特に、以下の3つのテストケースにおける成果が強調されている。

- ベル状態：論理量子ビットペアにおいて、9 倍のエラー削減を達成し、1%未満のエラー率を実現。
- ゴッドマンランダムファミリー：フォールトトレラントな回路において、15 倍のエラー削減を達成。
- アンダーソン不純物モデル：材料科学における基底状態ソルバーにおいて、6 倍のエラー削減を達成。

これらの成果は、論理量子ビットが既存の量子コンピュータよりも優れた性能を発揮できる可能性を示唆しており、今後の応用展開が期待される。

また、カスタマイズされた量子ビットアレイの開発について、従来の正方格子状の配置に加えて、ハニカム構造を採用することで、フォールトトレランスを向上させることが可能になるという。今後の展望として、より多くの論理量子ビットの実現や、他のハードウェアプラットフォームでの論理量子ビットの実現を目指すことが示されている。

Nu Quantum

Nu Quantum 社は、単一量子プロセッサのスケーリング限界に対する補完的なアプローチとして、量子ネットワーク技術の重要性が強調されている。

量子コンピューティングにおけるスケーリングの課題が改めて認識され、単一チップでの量子ビット数増加の限界や、極低温冷却、レーザー照射といった技術的な制約が指摘された。分散型量子コンピューティングは、これらの課題に対するリスク軽減策として有望であり、モジュール化による信頼性向上やアップタイムの確保といったメリットも期待できるとのことである。また、分散型量子コンピューティングは、単に規模を拡大するだけでなく、量子プロセッサのキャリブレーション時間を隠蔽し、より深い量子回路の実行を可能にするという点が強調されている。この点は、量子コンピュータの実用化に向けて重要な要素であると考えられた。

さらには、開発する量子ネットワークの構成要素である量子ビット-光子インターフェースと量子ルーターについては、マイクロキャビティを用いた高効率な量子ビット-光子インターフェースの開発に成功しており、技術的なブレークスルーと言える。今後は、開発されたインターフェースとルーターを実際の量子プロセッサと統合し、分散型量子コンピューティングの実証実験を行うことが計画されている。また、量子誤り訂正技術についても研究開発を進めており、ノイズの多いネットワークリンクでもフォールトトレラントな計算が可能になることを示唆する結果が得られているという。

Nu Quantum 社が量子ネットワーク技術の実現に向けて着実に進歩していることが確認できた。特に、高効率な量子ビット-光子インターフェースの開発や、既存の量子プロセッサとの統合戦略は、今後の分散型量子コンピューティングの発展に大きく貢献する可能性がある。量子コンピュータのスケラビリティ向上のために、今後、取り組むべき部素材の一つであると考えられる。

C12

C12 社は、量子ビット数の競争から脱却し、量子コンピュータの有用性を高めるための性能指標、すなわち量子ビットの品質、接続性、クロック速度に焦点を当てるべきとしている。量子ビット数だけを追求する現状に対して、エラー率 1% の 50 量子ビットシステムでは、わずかな量子操作しか実行できないことを挙げており、また、量子誤り訂正の効率には量子ビットの品質が大きく影響し、わずかな品質向上で誤り訂正に必要な量子ビット数を大幅に削減できることを強調している。

C12 社が採用するアプローチは、高品質な量子ビットを製造するために、材料の純度を追求することにある。具体的には、同位体的に精製された炭素のみで構成されるカーボンナノチューブに着目し、これを用いて量子ビットを構成することで、環境との相互作用を最小限に抑え、コヒーレンス時間を最大化することを目指している。実際に、C12 社は、マイクロ波共振器に接続されたスピン量子ビットにおいて、最長のコヒーレンス時間を達成したという。

また、C12 社は、量子ビット間の相互作用を量子バスを介して行う独自のアーキテクチャを採用している。これにより、最近傍接続に限定されることなく、全結合に近い接続性を実現し、量子アルゴリズムの回路深度を削減できるとのこと。さらに、無線周波数エレクトロニクスを用いて量子ビットを駆動することで、高速な 2 量子ビットゲートを実現し、クロック速度を向上させることを目指している。

C12 社は、これらの技術を組み合わせることで、高品質、高接続性、高速クロック速度を備えた量子コンピュータを開発し、真の量子コンピューティング価値を創造することを目指している。ロードマップとして、2025 年に最初の量子ハードウェアをクラウドで公開し、2030 年以降に誤り訂正された量子コンピュータを提供することを目指している。

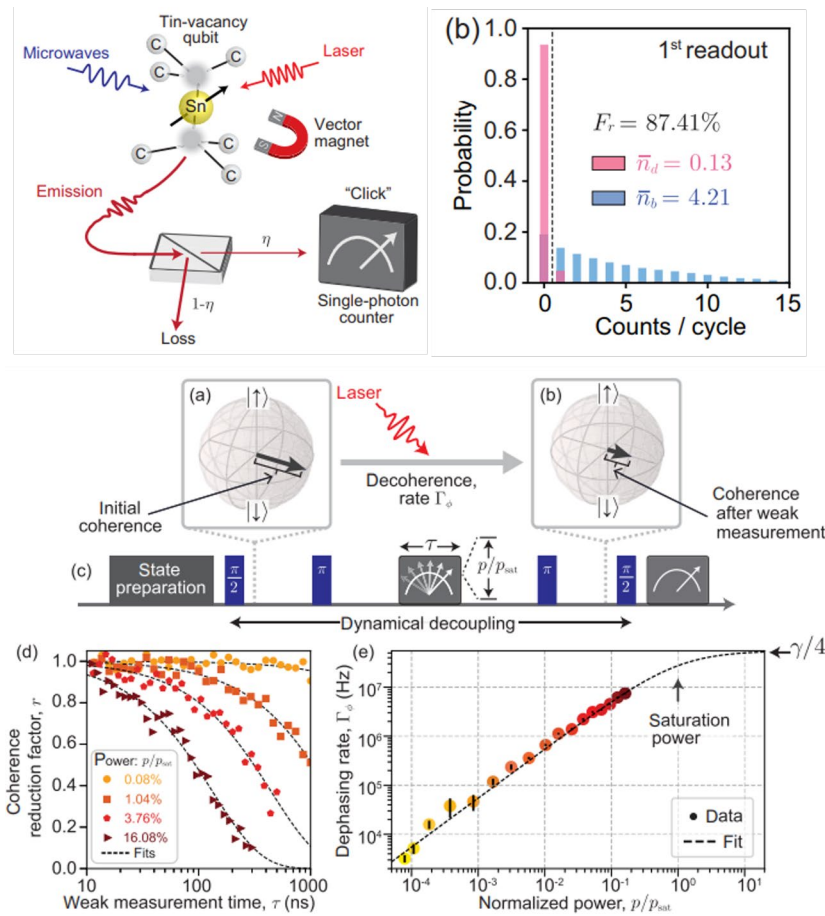


図 31: スズ空孔(SnV) 中心によるシングルショット読み出し[40]

まず、ダイヤモンド色中心の分野で先駆的な立ち位置を確立している Delft University のグループからは、窒素空孔(NV) 中心の量子制御技術について、NV 中心内の電子スピン・核スピンの量子制御技術におけるパラメータ依存性や高忠実度ゲート操作に関する詳細な報告がなされている[38]。また、スズ空孔(SnV) 中心については、発光波長の歪み調整[39]や、フォトニック共振構造を含む作製および光学特性に関する研究成果が報告され、SnV 中心における量子モジュールとしての開発も着実に進められている様子が伺えた。

また SnV 中心に関しては、Stanford University から Single shot readout に関する報告がなされている[39] (図 31)。SnV 中心は、他の欠陥に比べて発光強度が高く、スピンのコヒーレンス時間が長いという優れた特徴を持つ。2022 年頃からマイクロ波による電子スピン状態のコヒーレント制御が実証されており、本グループではそこから量子ネットワークを見据え、さらに高い忠実度での読み出し技術に取り組んでいる。本成果では、色中心からの光子取り出し効率が約 0.1 %と低い状況にも関わらず、Single shot 忠実度が 87.4 %を達成したことが報告され、光共振器や磁場アライメント、さらにレーザー強度の最適化による改善でより高い数値が見込めると考察されていた。さらに、色中心において量子測定する際のレーザー光による光駆動が、測定誘起のデコヒーレンスとしてどの程度影響するのかにつ

いても詳細な報告がなされている。動的デカップリングの間に駆動レーザーを照射するシーケンスを組み込み、レーザーの強度および照射時間がコヒーレンスに与える影響を評価している。駆動レーザーが量子ビットとどの程度の強さで相互作用しているのかを調べる際に、光強度の程度で測定対象として何を調べるべきかという点についてカテゴリー別に示し、SnV 中心における量子測定の知見が提示されている。

Harvard University の Lukin および Loncar グループからは、ダイヤモンド中のシリコン空孔 (SiV) 中心を用いた遠隔量子ノード間のエンタングルメント生成、およびそのシステムを応用した Blind 量子計算(BQC) に関する成果[41,42]が報告されている。本グループは、SiV 中心を含むナノフォトニックデバイスを作製し、スピン状態と光子との相互作用を上手く活用することで、空間的に分離された2つの量子ノード間でのエンタングルメント生成に成功している。具体的には、SiV のスピン状態に依存した光学応答を利用して、time-bin エンコーディングされた光子とのスピン-光子エンタングルメントを段階的に構築する手法を用いている。また SiV から放出される光子波長は約 793 nm 程度であり、長距離光ファイバー通信には不向きであることが実用上の課題となっていた。これに対して、本グループは量子周波数変換(QFC) 技術を適用し、光子波長を通信波長帯であるテレコム O-バンドへと変換することに成功している。この変換を経て、約 35 km の光ファイバーで離れた2台の冷凍機間でのエンタングルメント伝送を実証しており、都市部に設置された光ファイバー網を通じた大規模量子ネットワーク構築に向けた重要な一歩を示した。さらに、本システムを用いた応用例として、Blind 量子計算の初期実証も報告され、分散配置された2ノード間での Blind な1量子ビットおよび2量子ビット操作の実行に成功している。Blind 量子計算の実装としては、イオン系に続いて、固体欠陥による2例目の報告である。

また、ダイヤモンド以外の固体欠陥によるスピン量子ビットでは、同位体濃縮シリコン内に存在する特定の発光欠陥である T センターを用いたモジュラーアーキテクチャの開発に取り組む Photonic Inc. から、分散型量子コンピューティングに向けた取り組みが報告されている。シリコン T センター、光共振器、フォトニックスイッチ、単一光子検出器(SNSPD) といった要素をチップ上に集積するという構想が報告されており、このコンセプトでは、これらのチップをクライオスタットで1 K 程度まで冷却し、ファイバーを介して室温の光スイッチネットワークおよび制御電子機器に接続する構成となっている[44] (図 32)。特に T センターを用いる理由として、発光波長が 1326 nm 程度であり、量子ネットワークの標準として注目されているテレコム O-バンドの波長帯域に該当する。上記の SiV での周波数変換等の操作なしに、数十～数百 km に渡る長距離光ファイバーによる光接続が可能となるため、遠隔エンタングルメントに適していると述べられている。また、T センターを利用した遠隔エンタングルメントの立証実験についても報告されている[45] (図 32)。具体的には、40m 程離れた冷凍機内に置かれたシリコン中の T センターから発光した各光子の純度を評価し、 $g(2)(0) = 0.0076$ および 0.0117 という結果を得て、両方の T センターが単一光子光源として機能することを確認した。さらに、スピンコヒーレンス時間については、電子スピンにおいて $T^* = 22.8\mu\text{s}$, $T_2 = 270\mu\text{s}$ 、水素の核スピンでは $T^* = 8.6\text{ ms}$, $T_2 = 220\text{ ms}$ 程度という結果を報告している。これらの量子ビット特性の評価に加え、Hong-Ou-Mandel (HOM) 干渉を用いた2光子干渉実験による光子の識別不可能性の検証や、Barrett-Kok (BK) プロトコルを用いたエンタングルメント忠実度の評価についても報告された(図 32)。

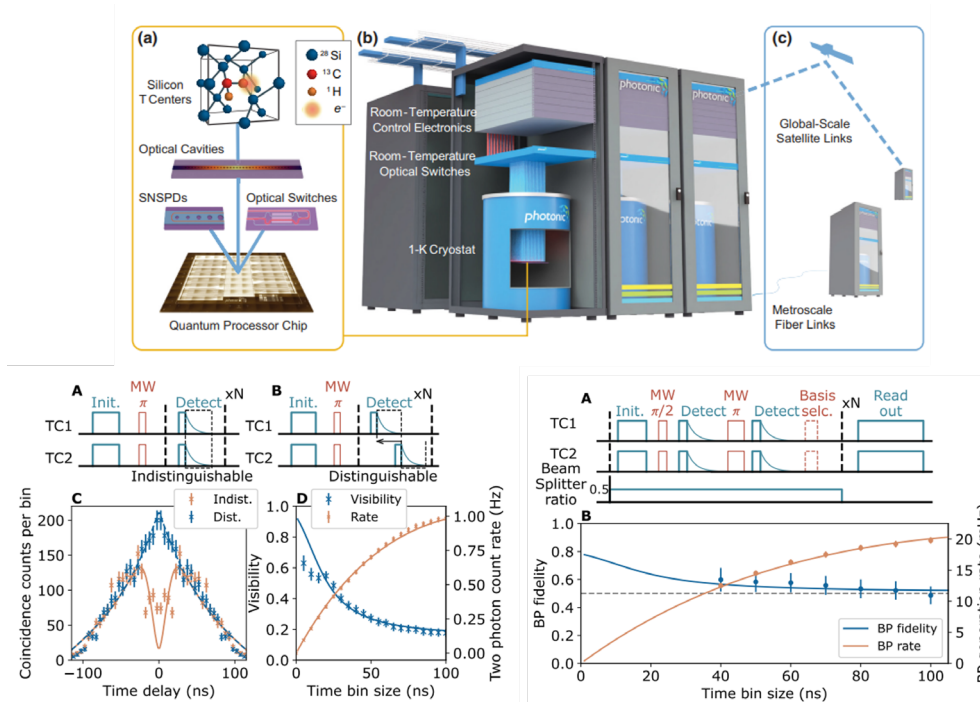


図 32 Photonic Inc. によるシリコン中の T センタによる量子コンピュータ. アーキ

テクチャの全体像, : 2 光子干渉および Barrett-Kok プロトコルの実験[44,45]

さらに、MIT が取り組んでいる MITRE Corporation の Quantum moonshots プロジェクトでは、ダイヤモンド色中心によるスケーラブルな量子コンピュータの構成が提示されている。ダイヤモンド色中心および SiN 導波路によるフォトニクス集積回路を用いたこれまでの研究成果の概要が紹介されている。特に、彼らのビジョンを具現化した動作過程の動画 ([46,47], 図 33) が紹介されており、映像の中にはダイヤモンド色中心、光共振器、導波路、位相シフターおよびビームスプリッタによるエンタングルメントまでのイメージ映像が描かれている。映像とともに各要素技術の研究を進め、現在は位相シフターの開発に取り掛かっているとのことである。本内容は、ダイヤモンド色中心を用いた量子コンピュータおよび量子ネットワークの実現可能性を強く印象付ける内容である。

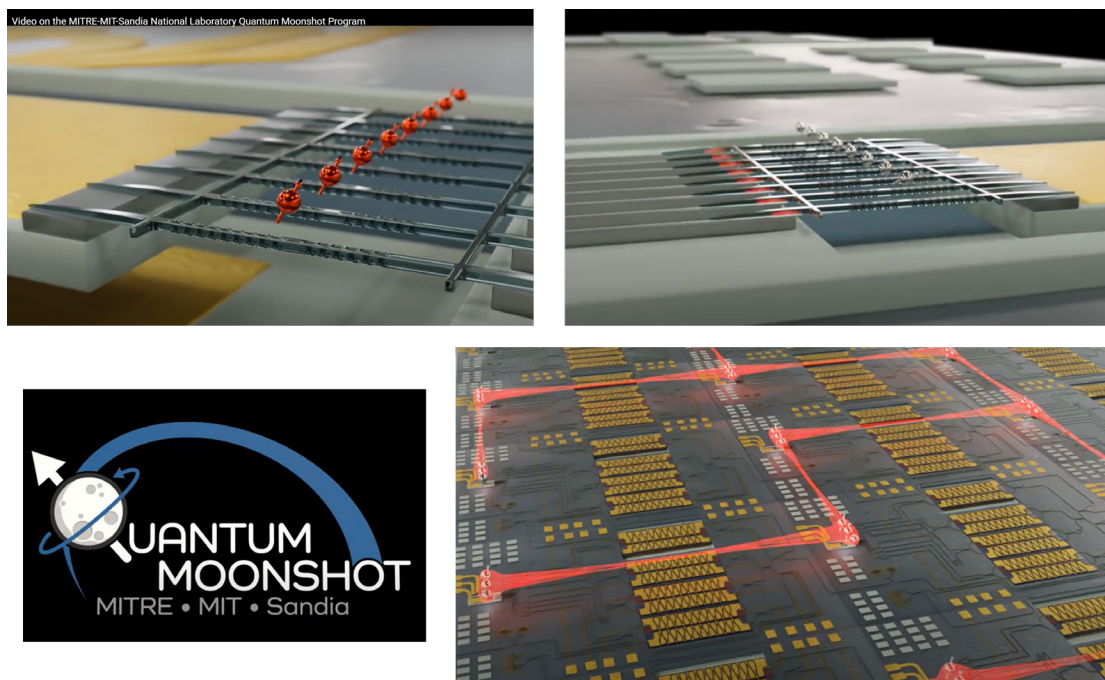


図 33 MITRE Corporation の Quantum moonshots プロジェクトについて

中性原子方式の技術動向

中性原子方式ではルビジウム(^{87}Rb)、セシウム (^{133}Cs)、イッテルビウム (^{171}Yb)、 ストロチウム (^{87}Sr) といったアルカリ金属やアルカリ土類金属原子が用いられ、(静的) 光ピンセット技術と、動的 光ピンセット技術を利用して量子ビット間の輸送・結合が行われる。光ピンセット技術は、レーザー光 を用いて原子を捕捉・制御する技術であり、中性原子方式における量子ビット数を決定する重要な技術 の一つである。最近では、Caltech の Endres グループが Cs 原子を用いた光ピンセット実験において、6100 個という大規模な原子配列を実証している[50]。

Atom Computing 社が現在進めている中性原子方式のハードウェアについて[48,49,51,52]、アルカリ土 類金属原子であるイッテビウム(^{171}Yb) の核スピンを量子ビットとしたハードウェア開発に取り組んで いる。現状のアーキテクチャの性能として、イッテビウム原子を 16×16 の 2 次元配列に並べ、256 個の量子ビットを扱うことが可能となっている(図 34)。並べられたイッテビウム原子は、レジスタ領域 および相互作用領域といった領域で分けられる。1 量子ゲートは、0,1 状態間に該当するエネルギー準 位間をレーザー離調させたラマン遷移により実行される。また 2 量子ゲートは、レジスタ領域にある 原子を相互作用領域に動的な光ピンセットで移動させることと実行する。2 量子ビット (2Q) ゲートは、2 波長(578 nm, 302 nm) のレーザーを利用した 2 光子遷移を利用してリュドベリ状態まで光励起され ることでリュドベリ遮蔽を利用して実行される。このアーキテクチャでは、同時に最大 8 組の原子 ペアが相互作用することが可能となっている。

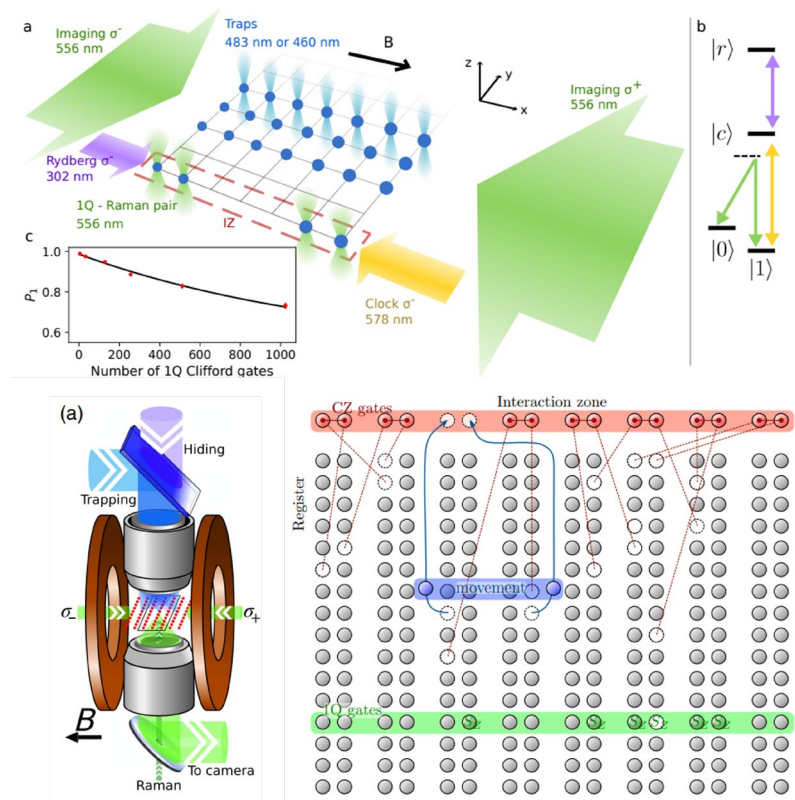


図 34 Atom Computingn による イッテビウムを用いたハードウェア開発[45,46]

QuEra 社が進めてきた、Rb 原子を再構成可能な光ピンセットによって 2 次元配列するハードウェア構成についての概要は、ラマン遷移を用いた局所的・大域的な単一量子ビット制御が可能であり、さらにはリュードベリ状態を利用することで、2 量子ビットゲート操作を構成している。これまでに実現された 1 量子ビットおよび 2 量子ビットゲートの高忠実度な動作結果が示されたほか、論理量子ビットへのエンコード、およびベンチマーク回路の初期的な実装についても進捗が共有されている。また、最近発表した Magic state Distillation に関する研究[53](図 35) についての説明もあり、操作過程の原子輸送プロセスの動画が紹介されている。

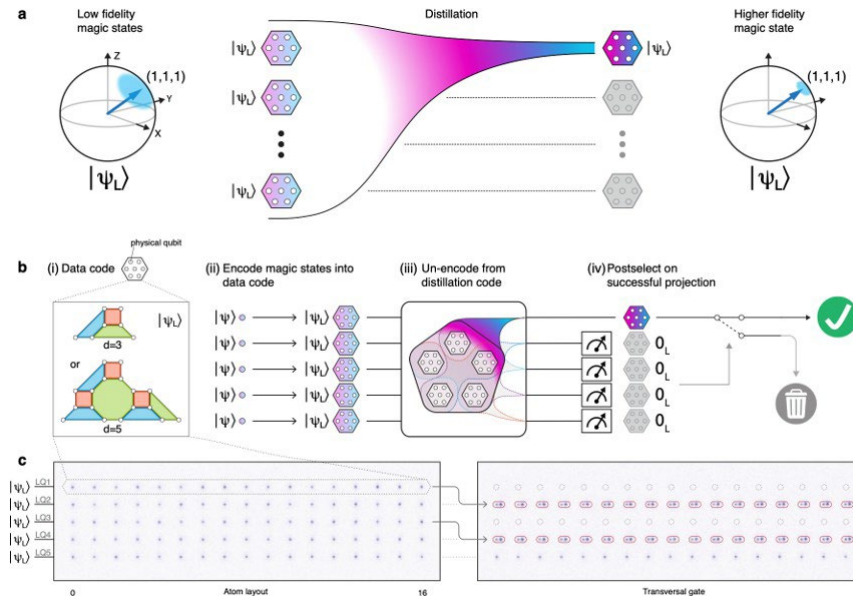


図 35 QuEra 社による Magic state Distillation[53]

さらに、中性原子方式の進展について、Lukin グループは、QuEra 社および MIT と連携し、リュードベリ状態を利用した高忠実度ゲートの実現や、小規模ながら論理量子ビットを用いたエラー検出機能の構築など、これまでに先駆的な成果を挙げてきた。これまでの成果を踏まえ、さらに大規模かつ高忠実度な量子計算を可能にするための新たな光学システムについて報告されており、課題として挙げられたのは、リュードベリ状態を利用した一連の操作において生じる原子の損失であった。量子演算中において、およそ 0.1 % 程度の確率で生じてしまい、これが 2 量子ビットゲートの忠実度低下や蛍光イメージングによる測定エラーの一因となっている。こうした背景から、失われた原子を迅速かつ決定論的に補充する技術が必要不可欠であり、その際に周囲の量子ビットへのデコヒーレンス要因とならないことが非常に重要であると述べられている。こうした原子損失への対応として新たに開発された実験装置について、独立した真空チャンバーに設置された磁気光学トラップ(MOT) から、2 本の光ベルトコンベア(optical lattice conveyor belt) を用いて原子をチャンバーへと輸送する装置構成が紹介されており、この構成により、量子ビットのコヒーレンスを保ったまま、原子を補充することが可能であるという結果が示されている。加えて、講演内では、本装置により 3077 個の原子を用いたシングルショットでのアレイ形成に成功したことも報告されており、今後レーザー強度とトラップ設計の改良を加えることで、本システムによって 5000 - 1 万規模の物理量子ビット配列は技術的に到達可能であるという展望も示された。さらに、光共振器を用いた中性原子方式のフォトリックリンクに関するコンセプトが紹介されている(図 36)。現段階で実験実証には至っておらず、あくまでコンセプトや理論段階ではあるが、既に確立されている動的な光ピンセット技術と共振器構造を利用することで、再構成可能な原子集団を光共振器内に移動させることで、外部で光子による光結合を行うという内容であった。この手法が確立されることで、遠隔かつ効率的な光インターフェースを備えた複雑な量子計算に繋がる可能性が示唆されている。

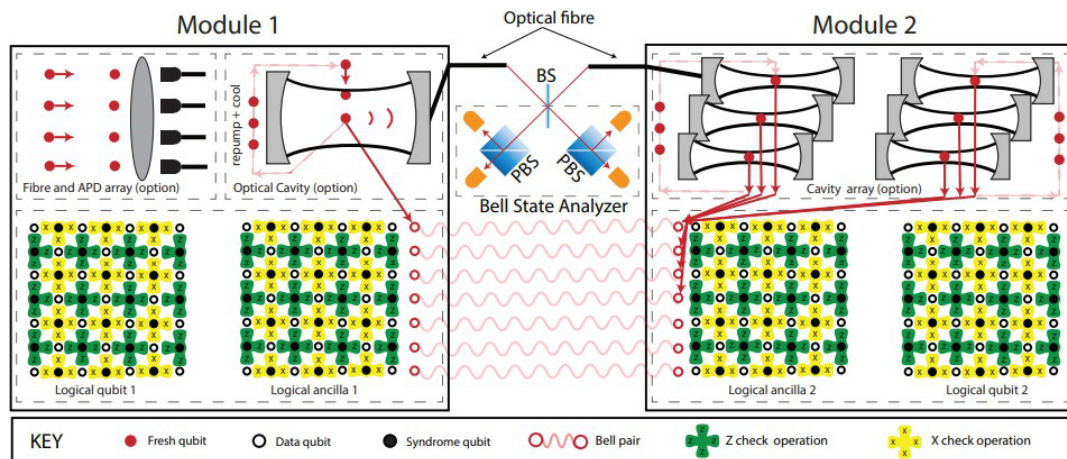


図 36 光共振器を用いた中性原子方式のフォトニックリンク [56]

その他には、Ohio State University より、2 種類の中性原子種(Rb, Cs) でのリュードベリ原子集団を用いた量子プロセッサ[54,55] について報告されている。光トラップアレイ内に 2 種類の原子種を配置させ、各原子種間のクロストークフリーな量子操作について報告がされていた。また、異種原子間におけるリュードベリ遮蔽の実証といった従来の単一アーキテクチャでは困難な相互作用制御の可能性が示されていた。

マイクロ波 - 光変換の技術動向

量子コンピューターの規模が大きくなるにつれて、1 つのチップに搭載可能な量子ビット数には物理的な制限が生じ、チップの大型化に伴う制御配線の複雑化や設計・製造の困難性が大きな課題となっている。このような背景において、IBM 社の既存および計画中的量子コンピュータにおけるモジュラーアーキテクチャの導入について議論が行われている。モジュール化された量子コンピュータは、小型でテストや交換が容易なコンポーネントで構成されるため、製造とメンテナンスの効率化が期待されると同時に、スケーラビリティ実現のための鍵である。特に量子トランスダクションについて、IBM 社では Piezo-opto-mechanics と direct electro-optic modulation の 2 種類の方法が検討されているようである。これらの技術は、現段階ではトランスダクションの忠実度が実用化に必要な水準には達しておらず、IBM 社の量子ロードマップに正式には組み込まれていないものの、2 量子ゲートの忠実度とトランスデューサーの性能を結びつけたモデルが紹介され、実験プロトコルや将来的な実現可能性についての見通しが示されている。また、固体欠陥による遠隔エンタングルメントを参考に、トランスデューサー由来のエラー軽減するために設計されたエンタングルメント蒸留プロトコルについても紹介されている。

今後の方針

今回作成した超伝導の技術ロードマップ・俯瞰図を企業・団体等に広く提供することで、非量子分野の中小企業を含む、産業界の量子コンピュータ開発への参入や、新たなスタートアップ企業の参入・創出を加速し、安定的かつ強靱なサプライチェーンの実現を目指しつつ、超伝導方式以外の量子コンピュータの技術方式（光量子方式、中性原子方式、イオントラップ方式など）についても調査を進め、ロードマップを策定する予定である。また、これらの活動を通じて、日米欧の量子コンピュータを相互利用する体制の確立へ貢献することも目指す。

参考文献

- [1] <https://www.bnztech.com/>
- [2] <https://www.nardamiteq.com/>
- [3] <https://quantummicrowave.com/product/bbn-jpa/>（2025年3月24日時点で Out of Stock 表記。取り扱いを停止したのか不明。）
- [4] <https://www.quantware.com/product/>
- [5] <https://www.scalinq.com/solutions/vidar/>
- [6] <https://silent-waves.com/products/the-argo>
- [7] <https://silent-waves.com/products/the-carthago>
- [8] <https://vasta.sg/>
- [9] <https://bluefors.com/products/measurement-infrastructure/microwave-readout-module/>
- [10] M. Mohseni *et al.*, "How to Build a Quantum Supercomputer: Scaling from Hundreds to Millions of Qubits", arXiv:2411.10406 (2024).
- [11] A. Opremcak *et al.*, "High-Fidelity Measurement of a Superconducting Qubit Using an On-Chip Microwave Photon Counter", Physical Review X **11**, 011027 (2021).
- [12] <https://lownoisefactory.com/>
- [13] Y. Zeng *et al.*, "A 100- μ W 4–6 GHz Cryogenic InP HEMT LNA Achieving an Average Noise Temperature of 2.6 K", 2022 Asia-Pacific Microwave Conference (APMC), (DOI: 10.23919/APMC55665.2022.9999965)
- [14] Y. Zeng *et al.*, "Sub-mW Cryogenic InP HEMT LNA for Qubit Readout", IEEE Transactions on Microwave Theory and Techniques **72**, 1606 (2024).
- [15] <https://www.amplitechgroup.com/>
- [16] <https://www.amplitechgroup.com/news/amplitech-group-powers-the-quantum-computing-revolution-with-cutting-edge-low-noise-cryogenic-hemt-amplifiers>
- [17] <https://nitsuki.com/>
- [18] D. Parker *et al.*, "Degenerate Parametric Amplification via Three-Wave Mixing Using Kinetic Inductance", Physical Review Applied **17**, 034064 (2022).
- [19] https://en.wikipedia.org/wiki/Direct_digital_synthesis
- [20] X. Y. Jin *et al.*, "Thermal and Residual Excited-State Population in a 3D Transmon Qubit", Physical Review Letters **114**, 240501 (2015)

- [21] S. Efthymiou *et al.*, “Qibolab: An open-source hybrid quantum operating system”, arxiv: 2308.06313
- [22] H. Ball, “The role of master clock stability in quantum information processing”, npj Quantum Information **2**, 16033 (2016)
- [23] Youngseok Kim *et al.*, “Evidence for the utility of quantum computing before fault tolerance”, Nature **618**, 500-505 (2023)
- [24] Ali Javadi-Abhari *et al.*, “Quantum computing with Qiskit” arXiv:2405.08810 (2024)
- [25] Paul D. Nation *et al.*, “Benchmarking the performance of quantum computing software”, arXiv:2409.08844 (2024)
- [26] Rajeev Acharya *et al.*, “Quantum error correction below the surface code threshold” arXiv:2408.13687 (2024)
- [27] Ben W. Reichardt *et al.*, “Demonstration of quantum computation and error correction with a tesseract code” arXiv:2409.04628 (2024)
- [28] Wim van Dam *et al.*, “End-to-End Quantum Simulation of a Chemical System”, arXiv:2409.05835 (2024)
- [29] Morteza Aghaee *et al.*, “Interferometric Single-Shot Parity Measurement in an InAs-Al Hybrid Device”, arXiv:2401.09549 (2024)
- [30] Robert D. Delaney *et al.*, “Scalable Multispecies Ion Transport in a Grid-Based Surface-Electrode Trap” Phys. Rev. X **14**, 041028 (2024)
- [31] George Zettles *et al.*, “Design Considerations for Superconducting Quantum Systems”, ISSCC 2022 DOI: 10.1109/ISSCC42614.2022.9731706
- [32] J. Eli Bourassa *et al.*, “Blueprint for a Scalable Photonic Fault-Tolerant Quantum Computer”, arXiv:2010.02905 (2021)
- [33] Tatsuhiko Onodera *et al.*, “Scaling on-chip photonic neural processors using arbitrarily programmable wave propagation”, arXiv:2402.17750 (2024)
- [34] J. Maldaner *et al.*, “Feasibility analysis of a proposed test of quantum gravity via optical magnetometry in xenon”, Phys. Rev. A **109**, 032814 (2024)
- [35] B. C. Anger *et al.*, “Gas-phase spin relaxation of ^{129}Xe ”, Phys. Rev. A **78**, 043406 (2008)
- [36] W. Kilian *et al.*, “Free precession and transverse relaxation of hyperpolarized ^{129}Xe gas detected by SQUIDS in ultra-low magnetic fields”, Atomic Physics **42**, 197 (2007)
- [37] Joshua Hanson and Dennis Lucarelli, “Constructing Noise-Robust Quantum Gates via Pontryagin's Maximum Principle”, arXiv:2409.12287 (2024)
- [38] H. B. van Ommen *et al.*, “Improved electron-nuclear quantum gates for spin sensing and control”, 2024.
- [39] J. M. Brevoord *et al.*, “Large-range tuning and stabilization of the optical transition of diamond tin-vacancy centers by in-situ strain control”, (2025).
- [40] E. I. Rosenthal *et al.*, “Single-Shot Readout and Weak Measurement of a Tin-Vacancy Qubit in Diamond”, Phys. Rev. X **14**, 041008 (2024).

- [41] C. M. Knaut *et al.*, “Entanglement of nanophotonic quantum memory nodes in a telecom network”, *Nature* 629, 573 (2024).
- [42] Y.-C. Wei *et al.*, “Universal distributed blind quantum computing with solid-state qubits”, *Science* 388, 6746, 2024.
- [43] M. L. Chan *et al.*, “On-chip spin-photon entanglement based on photon-scattering of a quantum dot”, *npj Quantum Information* 9, 49 (2023).
- [44] S. Simmons, “Scalable Fault-Tolerant Quantum Technologies with Silicon Color Centers”, *PRX Quantum* 5, 010102 (2024).
- [45] Photonic Inc. *et al.*, Distributed quantum computing in silicon, (2024).
- [46] M. corporation, Mitre moonshot: building a quantum computer, Youtube, <https://www.youtube.com/watch?v=a7zhhH07mXo>.
- [47] D. Englund, Video on the mitre-mit-sandia national laboratory quantum moonshot program, Youtube, <https://www.youtube.com/watch?v=w2P7Gq1MnIc>.
- [48] M. A. Norcia *et al.*, “Midcircuit Qubit Measurement and Rearrangement in a 171 Yb Atomic Array”, *Phys. Rev. X* 13, 041034 (2023).
- [49] B. W. Reichardt *et al.*, “Logical computation demonstrated with a neutral atom quantum processor”, *arXiv:2411.11822* (2024).
- [50] H. J. Manetsch *et al.*, “A tweezer array with 6100 highly coherent atomic qubits”, *arXiv:2403.12021* (2024).
- [51] M. A. Norcia *et al.*, “Iterative Assembly of 171Yb Atom Arrays with Cavity-Enhanced Optical Lattices”, *PRX Quantum* 5, 030316 (2024).
- [52] J. A. Muniz *et al.*, “High-fidelity universal gates in the 171yb ground state nuclear spin qubit”, *arXiv:2411.11708* (2024).
- [53] P. S. Rodriguez *et al.*, “Experimental demonstration of logical magic state distillation”, *Nature* (2025).
- [54] K. Singh *et al.*, “Dual-Element, Two-Dimensional Atom Array with Continuous-Mode Operation”, *Phys. Rev. X* 12, 011040 (2022).
- [55] S. Anand *et al.*, “A dual-species Rydberg array”, *Nature Physics* 20, 1744 (2024).
- [56] J. Sinclair *et al.*, “Fault-tolerant optical interconnects for neutral-atom arrays”, *Phys. Rev. Research* 7, 013313 (2025).

謝辞

本報告書は、内閣府の政策である「戦略的イノベーション創造プログラム（SIP）」の第3期課題「先進的量子技術基盤の社会課題への応用促進」における、サブ課題「量子コンピューティング」研究開発テーマ A-4「大規模量子コンピュータシステムに向けたロードマップ等作成（研究開発責任者：産業技術総合研究所 昆 盛太郎）」の支援を受けて作成された。本報告書の作成にあたって、調査およびヒアリングにご協力いただいた多くの企業、研究機関、大学等の関係者の皆様に深く感謝する。

なお、本報告書に記載されている内容は、各項目における調査時点の内容であり、現在は状況が変化している可能性があることに注意されたい。今後も調査を継続し、随時情報のアップデートを行う予定である。

著者

国立研究開発法人産業技術総合研究所

昆 盛太郎

荒川 智紀

猪股 邦宏

金子 晋久

国立研究開発法人理化学研究所

田淵 豊

阿部 英介

富士通株式会社

土肥 義康

日本電気株式会社

五十嵐 悠一

川上 洋平

加納 勇也

本ロードマップの一部または全部を引用の範囲を超えて、無断で転載・複製することを禁ずる。