

ワイドギャップ半導体素子の破壊防止技術

GaNやSiCによる横型パワー素子の信頼性向上

国際公開番号
WO2013/190997
(国際公開日:2013.12.27)

研究ユニット:

エネルギー技術研究部門

適用分野:

- ワイドバンドギャップ半導体デバイス
- ワイドギャップ半導体集積回路

目的と効果

ワイドバンドギャップ半導体(GaN、SiC、ダイヤモンドなど)を用いたパワー半導体素子は、従来のSiパワー素子に比べて損失が小さく、電力変換器の高効率化および小型化に役立つと期待されます。一方、ワイドバンドギャップ半導体素子では、サージ電圧がSiパワー素子に比べて原理的に大きくなります。このサージ電圧が、素子の信頼性低下や破壊を引き起こすため、重要な課題となっています。この発明の目的は、半導体素子の内部にサージ電圧に対する保護機能を設け、これによりサージ電圧に対して壊れないパワー半導体素子を提供することです。

技術の概要

図1に示すGaNトランジスタを例として、従来技術における破壊メカニズムを説明します。従来素子では、サージ電圧が印加されると、アバランシェ降伏によって電子・正孔対が発生します。このとき、電子はドレイン電極から排出されますが、正孔は逃げ道がないためゲート電極下に蓄積されます。この正孔の電界によって、ゲート絶縁膜が破壊されます。この発明によるトランジスタは、図2に示すように、バリ

A層を介して新たな第4電極(パンチスルー電極(P))を持つことが特長です。サージ電圧が印加されると、自動的にパンチスルー降伏が起り、ドレイン-パンチスルー電極間で降伏電流を流します(図2の経路②)。従来のようにアバランシェ降伏によるドレイン-ゲート間の降伏電流(図2の経路①)が流れないため、非破壊で安定に降伏電流を流すことができます。

発明者からのメッセージ

ワイドギャップ半導体は近年において一部で実用化が開始されており、電力変換器の低損失化および小型化に効果があることがわかってきました。今後は、本格的な量産および普及に向けて、信頼性の確保が重要な課題と考えられます。NEDO先導的産業技術創出事業の成果であるこの発明も、そのための重要なシーズ技術です。今後は、この発明も含めて、送配電システム、電車、自動車用電源、コンピュータ用スイッチング電源など、幅広い分野のパワー半導体素子の信頼性に関する技術開発で社会に貢献したいと考えています。

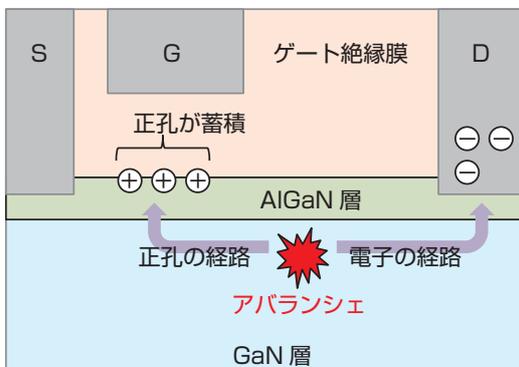


図1 従来のGaNトランジスタにおける破壊メカニズムの概略図

ドレイン電極(D)にサージ電圧が加わると、アバランシェ降伏により発生した正孔がゲート電極(G)の下に蓄積され、ゲート絶縁膜が破壊される。

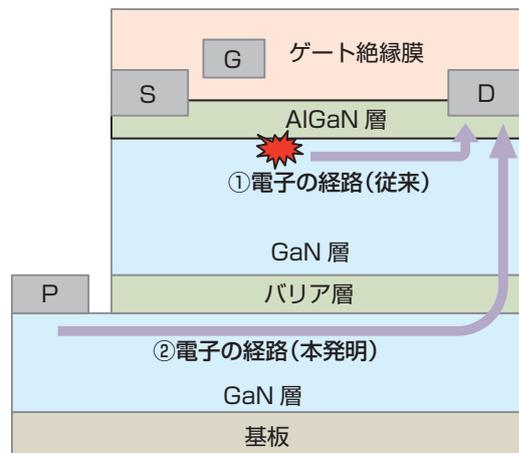


図2 この発明におけるGaNトランジスタの概略図
パリア層を介して新たな第4のパンチスルー電極(P)を持つことが特長である。

Patent Informationのページでは、産総研所有の特許で技術移転可能な案件をもとに紹介しています。産総研の保有する特許等のなかにご興味のある技術がありましたら、知的財産部技術移転室までご連絡なくご相談下さい。

知的財産部技術移転室

〒305-8568
つくば市梅園 1-1-1
つくば中央第2
TEL: 029-862-6158
FAX: 029-862-6159
E-mail: aist-tlo-ml@aist.go.jp