

High-kゲート絶縁膜の誘電率を向上させる手法

集積回路の更なるスケーリングに必須の技術

国際公開番号
WO2012/133433
(国際公開日: 2012.10.4)

研究ユニット:

ナノエレクトロニクス研究部門

適用分野:

- 半導体集積回路
- LSI

関連情報:

- 参考文献

Y. Morita *et al.*: *Jpn. J. Appl. Phys.*, 51, 02BA04 (2012).

Patent Information のページでは、産総研所有の特許で技術移転可能な案件をもとに紹介しています。産総研の保有する特許等のなかにご興味のある技術がありましたら、知的財産部技術移転室までご連絡なくご相談下さい。

知的財産部技術移転室

〒305-8568
つくば市梅園 1-1-1
つくば中央第2
TEL : 029-862-6158
FAX : 029-862-6159
E-mail : aist-tlo-ml@aist.go.jp

目的と効果

LSI 中の微細トランジスタには現在「高誘電率 (high-k) ゲート絶縁膜」が用いられています。これは、これまでの二酸化シリコン絶縁膜よりも大きな誘電率をもち、電気的絶縁膜厚^{*}をスケーリング則に従い薄膜化しつつ実際の絶縁膜厚を増加させて、トランジスタの電流漏れを低減する技術です。

最近の研究では、さらに微細化が進行する将来の技術ノード (微細化スケーリングの指標) では、現在の比誘電率 13 ~ 18 程度の high-k 絶縁膜を用いたとしても、ゲート電極からの電流漏れを防止できないことが分かってきました。

そこで私たちは、微細トランジスタ向け high-k 膜の誘電率を大きく向上させる手法を開発しました。この技術を用いることで、更なるトランジスタの微細化・高集積化により、高速化、省エネ化が可能となります。

技術の概要

現在広く用いられている high-k ゲート絶縁膜である HfO₂ (二酸化ハフニウム) は通常、13 ~ 18 程度の比誘電率をもっています。それに対しこの手法では、40 以上の比誘電率をもつキュービク

結晶相 HfO₂ を使用します。キュービク結晶相 HfO₂ は熱的には準安定な結晶相で、その形成のため、原子層堆積法によりあらかじめ結晶化していない HfO₂ 膜を形成し、結晶相を安定させる保護膜を HfO₂ 上に堆積した後、急速な熱処理を施すという手法を開発しました (図 1)。

発明者からのメッセージ

微細化されたトランジスタのゲート絶縁膜厚さは、かつての二酸化シリコン絶縁膜 (比誘電率は 3.9) では、1 nm 程度が物理的な限界であると考えられてきましたが、その限界が high-k ゲート絶縁膜の採用により突破され、すでに 1 nm を下回る電気的な絶縁膜厚のトランジスタが得られています。私たちのグループでは、この技術を用いてすでに、0.5 nm 以下という極限まで微細化された絶縁膜厚をもつトランジスタの動作に成功していますが、この技術は将来の更なるスケーリングに必須な技術であると考えています (図 2)。

^{*}high-kゲート絶縁膜により構成されたキャパシタにおいて、単位面積あたりに誘起される電荷量に対し、同量の電荷を誘起するために必要な二酸化シリコンキャパシタの厚さ。high-kゲート絶縁膜の比誘電率をk、二酸化シリコンの比誘電率を3.9とすると、実際の膜厚dに対し電気的絶縁膜厚は $d \times (3.9/k)$ となる。

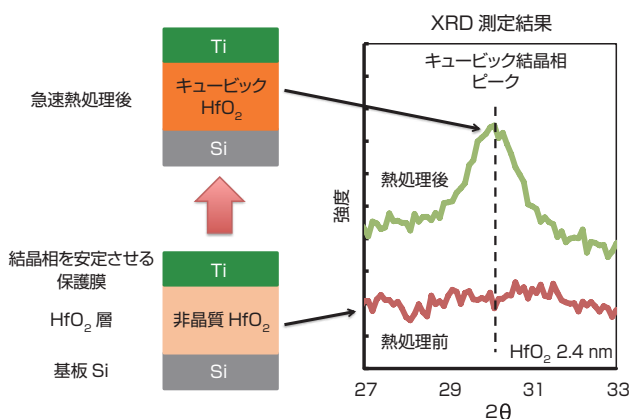


図1 キュービク結晶相HfO₂を形成する手法の概念図 (左) と熱処理前後のHfO₂膜のXRD (X線回折) 測定結果 (右)。

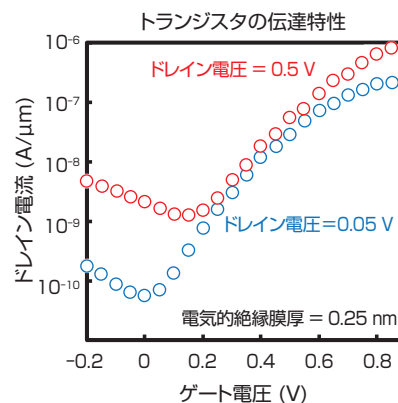


図2 この手法により形成した極薄 (0.25 nm) の電気的絶縁膜厚をもつトランジスタが良好なゲート電圧、ドレイン電流の伝達特性を示している。